



⑩ **BUNDESREPUBLIK
DEUTSCHLAND**



**DEUTSCHES
PATENT- UND
MARKENAMT**

⑫ **Offenlegungsschrift**
⑮ **DE 100 47 963 A 1**

⑤ Int. Cl.⁷:
H 01 L 25/04
H 01 L 21/58
H 01 L 21/60
H 01 L 31/167
H 01 L 23/50

⑪ Aktenzeichen: 100 47 963.4
⑫ Anmeldetag: 27. 9. 2000
⑬ Offenlegungstag: 29. 3. 2001

DE 100 47 963 A 1

⑳ **Unionspriorität:**
P 11-274062 28. 09. 1999 JP

㉑ **Anmelder:**
Sony Corp., Tokio/Tokyo, JP

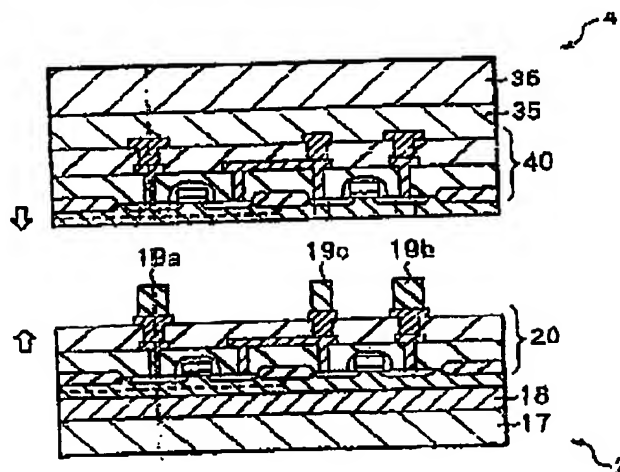
㉒ **Vertreter:**
Patentanwälte MÜLLER & HOFFMANN, 81687
München

㉓ **Erfinder:**
Yamauchi, Kazushi, Tokio/Tokyo, JP; Matsushita,
Takeshi, Tokio/Tokyo, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

④ **Dünnschicht-Bauteil und Verfahren zu dessen Herstellung**

⑤ Ein Dünnschicht-Bauteil wird aus einer ersten und einer zweiten Bauteileinheit (2, 4) hergestellt. Zunächst wird die erste Bauteileinheit dadurch hergestellt, dass ein hinteres Trägersubstrat (17) an der Rückseite einer ersten Bauteilschicht (20) befestigt wird. Die zweite Bauteileinheit wird dadurch hergestellt, dass ein Trägersubstrat (36) an einer Fläche einer zweiten Bauteilschicht (40) befestigt wird. Dann werden die erste und die zweite Bauteileinheit so miteinander verbunden, dass die erste und die zweite Bauteilschicht einander zugewandt sind. Da die erste und die zweite Bauteilschicht beim Herstellen der ersten und zweiten Bauteileinheit individuell herstellbar sind, besteht keine Beschränkung für das Verfahren zum Herstellen dieser Schichten, abweichend vom bekannten Fall, in dem mehrere Bauteilschichten durch Aufstapeln in einer vorgegebenen Reihenfolge hergestellt werden.



BEST AVAILABLE COPY

DE 100 47 963 A 1

DE 100 47 963 A 1

1

Beschreibung

Die Erfindung betrifft ein Dünnschicht-Bauteil mit mehreren Bauteilschichten sowie ein Verfahren zu dessen Herstellung.

Es sind gestapelte Dünnschicht-Bauteile mit mehreren Bauteilschichten bekannt. Ein derartiges Dünnschicht-Bauteil wird dadurch hergestellt, dass mehrere Bauteilschichten der Reihe nach auf ein Substrat aufgestapelt werden. Beim Herstellungsprozess werden die Bauteilschichten durch einen Niedertemperaturprozess wie Plasma-CVD aufeinander gestapelt. Wenn ein Hochtemperaturprozess wie thermisches CVD zum Aufstapeln der Bauteilschicht angewandt wird, können die bereits hergestellten Bauteilschichten wegen thermischer Diffusion oder dergleichen beschädigt werden.

Jedoch ist es mit Plasma-CVD oder dergleichen schwierig, eine so schnelle Abscheidung wie bei thermischem CVD zu erzielen. Daher ist mehr Zeit zum Herstellen jeder Bauteilschicht erforderlich, weswegen eine Erhöhung des Durchsatzes bei der Herstellung eines Dünnschicht-Bauteils verhindert ist.

Der Erfindung liegt die Aufgabe zugrunde, ein Verfahren zum Verbessern des Durchsatzes bei der Herstellung eines Dünnschicht-Bauteils sowie ein entsprechendes Dünnschicht-Bauteil zu schaffen.

Diese Aufgabe ist hinsichtlich des Verfahrens durch die Lehren der beigefügten unabhängigen Ansprüche 1 und 23 und hinsichtlich des Bauteils durch die Lehre des beigefügten Anspruchs 28 gelöst.

Bei der Erfindung werden mehrere Bauteileinheiten, bei denen ein Trägersubstrat eine Bauteilschicht trägt, vorab hergestellt, und ein Dünnschicht-Bauteil wird dadurch hergestellt, dass diese Bauteileinheiten kombiniert werden. An allen Bauteileinheiten wird die Bauteilschicht gleichzeitig hergestellt. Dies ermöglicht eine Verringerung der Zeit zum Herstellen der Bauteilschichten. Außerdem kann schnelles Abscheiden durch thermisches CVD beim Aufstapeln der Bauteilschichten der Reihe nach verwendet werden, was bei einem herkömmlichen Verfahren nicht anwendbar ist. Dies erlaubt eine weitere Verkürzung der Zeit zum Herstellen der Bauteilschicht. Da die Bauteilschicht vom Trägersubstrat gehalten wird, kann eine dünne Bauteilschicht von z. B. 1 µm Dicke mit anderen Schichten kombiniert werden.

Gemäß einer Erscheinungsform des erfindungsgemäßen Verfahrens werden Bauteilschichten auf beiden Flächen einer Halbleiterschicht hergestellt. Im Ergebnis wird ein Dünnschicht-Bauteil mit mehreren Bauteilschichten erhalten. Die individuelle Herstellung der Bauteilschichten auf jeder Oberfläche der Halbleiterschicht zeigt keine Beschränkung hinsichtlich eines Verfahrens zum Herstellen der Bauteilschicht, abweichend vom Fall, wenn mehrere Bauteilschichten der Reihe nach aufeinander gestapelt werden. Demgemäß kann ein Verfahren zum Herstellen von Bauteilschichten innerhalb kurzer Zeit ausgewählt werden, wie schnelles epitaktisches Wachstum. Die in der Halbleiterschicht vorhandene innere Isolierschicht trennt zwei Bauteilschichten auf elektrische Weise.

Bei einem erfindungsgemäßen Dünnschicht-Bauteil kann eine zweite Bauteilschicht Licht erfassen, wie es von einer ersten Bauteilschicht emittiert wird, wenn Licht durch ein Objekt reflektiert und zurückgestrahlt wird.

Andere und weitere Aufgaben, Merkmale und Vorteile der Erfindung gehen aus der folgenden, auf Figuren gestützten Beschreibung deutlicher hervor.

Fig. 1 ist eine Darstellung zum Veranschaulichen des Aufbaus eines Dünnschicht-Bauteils gemäß einem ersten Ausführungsbeispiel der Erfindung;

Fig. 2 ist ein Flussdiagramm zum Veranschaulichen eines Verfahrens zum Herstellen einer ersten Bauteileinheit bei ei-

2

nem Verfahren zum Herstellen eines Dünnschicht-Bauteils gemäß dem ersten Ausführungsbeispiel der Erfindung;

Fig. 3A bis 3D sind Schnittdarstellungen zum Veranschaulichen eines Schritts im Herstellungsverfahren der Fig. 2;

Fig. 4A bis 4D sind Schnittdarstellungen zum Veranschaulichen des Schritts, der auf den durch die Fig. 3A bis 3D veranschaulichten Schritt folgt;

Fig. 5A bis 5C sind Schnittdarstellungen zum Veranschaulichen des Schritts, der auf den durch die Fig. 4A bis 4D veranschaulichten Schritt folgt;

Fig. 6A und 6B sind Schnittdarstellungen zum Veranschaulichen des Schritts, der auf den durch die Fig. 5A bis 5C veranschaulichten Schritt folgt;

Fig. 7A bis 7D sind Schnittdarstellungen zum Veranschaulichen eines Verfahrens zum Herstellen einer zweiten Bauteileinheit gemäß einem Verfahren zum Herstellen eines Dünnschicht-Bauteils gemäß dem ersten Ausführungsbeispiel der Erfindung;

Fig. 8A bis 8C sind Schnittdarstellungen zum Veranschaulichen des Schritts, der auf den durch die Fig. 7A bis 7D veranschaulichten Schritt folgt;

Fig. 9A und 9B sind Schnittdarstellungen zum Veranschaulichen eines Verbindungsprozesses für eine erste und eine zweite Bauteileinheit beim ersten Ausführungsbeispiel der Erfindung;

Fig. 10A und 10B sind Schnittdarstellungen zum Veranschaulichen eines Verfahrens zum Herstellen eines Dünnschicht-Bauteils mit Dreischichtstruktur;

Fig. 11 ist eine perspektivische Ansicht zum Veranschaulichen eines Trägersubstrats gemäß einer ersten Modifizierung des ersten Ausführungsbeispiels;

Fig. 12 ist eine perspektivische Ansicht zum Veranschaulichen eines Trägersubstrats gemäß einer zweiten Modifizierung des ersten Ausführungsbeispiels;

Fig. 13 ist eine Schnittdarstellung zum Veranschaulichen eines Trägersubstrats gemäß einer dritten Modifizierung des ersten Ausführungsbeispiels;

Fig. 14 ist ein Flussdiagramm zum Veranschaulichen eines Verfahrens zum Herstellen eines Dünnschicht-Bauteils gemäß einem zweiten Ausführungsbeispiel der Erfindung;

Fig. 15A bis 15C sind Schnittdarstellungen zum Veranschaulichen eines Schritts beim Herstellungsverfahren der Fig. 14;

Fig. 16 ist ein Flussdiagramm zum Veranschaulichen einer ersten Modifizierung des Verfahrens zum Herstellen eines Dünnschicht-Bauteils gemäß dem zweiten Ausführungsbeispiel;

Fig. 17A und 17B sind Ansichten zum Veranschaulichen einer zweiten Modifizierung des Verfahrens zum Herstellen eines Dünnschicht-Bauteils gemäß dem zweiten Ausführungsbeispiel;

Fig. 18A und 18B sind Ansichten zum Veranschaulichen einer dritten Modifizierung des Verfahrens zum Herstellen eines Dünnschicht-Bauteils gemäß dem zweiten Ausführungsbeispiel;

Fig. 19 ist eine Ansicht zum Veranschaulichen eines Zustands, in dem das Halbleitersubstrat und das Trägersubstrat, wie in den Fig. 18A und 18B dargestellt, übereinander angeordnet sind;

Fig. 20 ist ein Flussdiagramm zum Veranschaulichen eines Verfahrens zum Herstellen eines Dünnschicht-Bauteils gemäß einem dritten Ausführungsbeispiel der Erfindung;

Fig. 21A bis 21D sind Schnittdarstellungen zum Veranschaulichen eines Schritts beim Herstellungsverfahren der Fig. 20;

Fig. 22A und 22B sind Schnittdarstellungen zum Veranschaulichen des Schritts, der auf den Schritt gemäß den Fig. 21A bis 21D folgt;

Fig. 23A bis 23D sind Schnittdarstellungen zum Veranschaulichen eines Verfahrens zum Herstellen einer ersten Bauteil-

DE 100 47 963 A 1

3

einheit bei einem Verfahren zum Herstellen eines Dünnschicht-Bauteils gemäß einem vierten Ausführungsbeispiel der Erfindung;

Fig. 24A bis 24C sind Schnittansichten zum Veranschaulichen des Schritts, der auf den Schritt gemäß den Fig. 23A bis 23D folgt;

Fig. 25A bis 25E sind Schnittansichten zum Veranschaulichen eines Verfahrens zum Herstellen einer zweiten Bauteileinheit bei einem Verfahren zum Herstellen eines Dünnschicht-Bauteils gemäß dem vierten Ausführungsbeispiel der Erfindung;

Fig. 26A bis 26E sind Schnittansichten zum Veranschaulichen des Schritts, der auf den Schritt gemäß den Fig. 25A bis 25E folgt; und

Fig. 27A und 27B sind Schnittansichten zum Veranschaulichen des Verbindungsprozesses für die erste und zweite Bauteileinheit beim vierten Ausführungsbeispiel der Erfindung.

Erstes Ausführungsbeispiel

Unter Bezugnahme auf die Fig. 1 bis 12 wird nun ein Dünnschicht-Bauteil und ein zugehöriges Herstellungsverfahren gemäß einem ersten Ausführungsbeispiel der Erfindung beschrieben.

Konfiguration des Dünnschicht-Bauteils

Fig. 1 zeigt den Grundaufbau eines Dünnschicht-Bauteils 1 gemäß diesem Ausführungsbeispiel. Dieses Dünnschicht-Bauteil 1 verfügt über mehrere Bauteilschichten, z. B. zwei Bauteilschichten. Jede Bauteilschicht bildet ein Schaltungselement wie einen Transistor, einen Kondensator, eine Laserdioden, eine Fotodiode oder eine integrierte Schaltung wie eine CPU (zentrale Verarbeitungseinheit) oder einen DRAM (dynamischer Direktzugriffsspeicher). Bei diesem Ausführungsbeispiel verfügt das Dünnschicht-Bauteil 1 über zwei Bauteilschichten, die einen CMOS (komplementären Metall-Oxid-Halbleiter)-Transistor bilden.

Das Dünnschicht-Bauteil 1 verfügt über eine erste Bauteilschicht 20 und eine zweite Bauteilschicht 40. Die erste Bauteilschicht 20 ist auf einer Oberfläche einer Halbleiterschicht 13 aus z. B. einkristallinem p-Silizium ausgebildet. Auf der Halbleiterschicht 13 befindet sich ein Isolierfilm 21 mit vorbestimmtem Muster zum Isolieren benachbarter Bauteile. Auf einer Fläche der Halbleiterschicht 13, die nicht mit dem Isolierfilm 21 bedeckt ist, sind ein p-Kanal-Transistor 20a und ein n-Kanal-Transistor 20b ausgebildet.

Im Gebiet der Oberfläche der Halbleiterschicht 13 zum Ausbilden des p-Kanal-Transistors 20a ist eine n-Wanne 13a, die ein Gebiet mit eindiffundiertem n-Fremdstoff mit relativ niedriger Konzentration ist, ausgebildet, um den p-Kanal-Transistor 20a zu bilden. Dieser p-Kanal-Transistor 20a verfügt über p-Fremdstoffgebiete (nachfolgend als p-Gebiet bezeichnet) 251 und 252, die durch Implantieren eines p-Fremdstoffs in die n-Wanne 13a ausgebildet werden und auf den p-Gebieten 251 und 252 ist, einen Gateisoliertfilm 22a einbettend, eine Gate-Kumuliert-Wort-Leitung 23, ausgebildet. Der n-Kanal-Transistor 20b verfügt über n-Fremdstoffgebiete (nachfolgend als n-Gebiet bezeichnet) 253 und 254, die durch Implantieren eines n-Fremdstoffs in die Oberfläche der Halbleiterschicht 13 hergestellt werden, und auf den n-Gebieten 253 und 254 ist, einen Gateisoliertfilm 22b einbettend, eine Gate-Kumuliert-Wort-Leitung 23b ausgebildet. Die Transistoren 20a und 20b sind mit einer ersten Zwischenschicht-Isolierschicht 26 und einer zweiten Zwischenschicht-Isolierschicht 28 aus einem isolierenden Material bedeckt. Auf der zweiten Zwischenschicht-Isolierschicht 28 sind Oberflächen-Leiterbahnschichten 29a, 29b

4

und 29c aus Metall hergestellt.

Das p-Gebiet 251 ist über eine nicht dargestellte Zwischen-Leiterbahnschicht 27a (siehe Fig. 4C) mit der Oberflächen-Leiterbahnschicht 29a verbunden. Das n-Gebiet 254 ist über eine nicht dargestellte Zwischen-Leiterbahnschicht 27b (siehe Fig. 4C) mit der Oberflächen-Leiterbahnschicht 29b verbunden. Das p-Gebiet 252 und das n-Gebiet 253 sind mit einer Zwischen-Leiterbahnschicht 27c verbunden, die mit der Oberflächen-Leiterbahnschicht 29c verbunden ist.

Die zweite Bauteilschicht 40 verfügt über dieselbe Konfiguration wie die erste Bauteilschicht 20. Genauer gesagt, ist auf einer Oberfläche einer Halbleiterschicht 33 aus z. B. einkristallinem p-Silizium ein Isolierfilm 41 ausgebildet. Auf einer Fläche der Halbleiterschicht 33, die nicht mit dem Isolierfilm 41 bedeckt ist, sind ein p-Kanal-Transistor 40a und ein n-Kanal-Transistor 40b ausgebildet.

Der p-Kanal-Transistor 40a verfügt über p-Gebiete 451 und 452, die auf einer n-Wanne 33a der Halbleiterschicht 33 hergestellt sind, und ein Gate 43a, das auf den p-Gebieten 451 und 452 hergestellt ist, mit Einbettung eines Gateisoliertfilms 42a. Der n-Kanal-Transistor 40b verfügt über n-Gebiete 453 und 455, die auf der Oberfläche der Halbleiterschicht 33 hergestellt sind, und ein Gate 43b, das auf den n-Gebieten 453 und 454 hergestellt ist, mit Einbettung eines Gateisoliertfilms 42b. Die Transistoren 40a und 40b sind mit einer ersten Zwischenschicht-Isolierschicht 46 und einer zweiten Zwischenschicht-Isolierschicht 48 aus einem isolierenden Material bedeckt. Auf der zweiten Zwischenschicht-Isolierschicht 48 sind Oberflächen-Leiterbahnschichten 49a, 49b und 49c ausgebildet.

Das p-Gebiet 451 ist über eine nicht dargestellte Zwischen-Leiterbahnschicht 47a (siehe Fig. 7A) mit der Oberflächen-Leiterbahnschicht 49a verbunden. Das n-Gebiet 454 ist über eine nicht dargestellte Zwischen-Leiterbahnschicht 47b (siehe Fig. 7A) mit der Oberflächen-Leiterbahnschicht 49b verbunden. Das p-Gebiet 452 und das n-Gebiet 453 sind mit einer Zwischen-Leiterbahnschicht 47c verbunden, die mit der Oberflächen-Leiterbahnschicht 49c verbunden ist. Die Oberflächen-Leiterbahnschichten 49a, 49b und 49c sind über Zuleitungsdrähte 97a, 97b bzw. 97c mit einem Spannungsversorgungspotential, einem Massepotential bzw. einem Ausgangspotential verbunden.

Die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 sind durch einen Kleber 49 aus z. B. Epoxidharz miteinander verbunden. Ein hinteres Trägersubstrat 17 aus z. B. einem Kunststoffmaterial ist mit der ersten Bauteilschicht 20 auf der gegenüberliegenden Seite verbunden, die von der der zweiten Bauteilschicht 40 abgewandten Seite abgewandt ist (nach unten in Fig. 1), wobei ein Kleber 18 aus z. B. Epoxidharz eingebettet ist. Die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 sind ungefähr 1 µm dick, und das hintere Trägersubstrat 17 ist ungefähr 1 mm dick, was Beispielswerte sind. Das hintere Trägersubstrat 17 das gesamte Dünnschicht-Bauteil 1. In Fig. 1 sind die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 dicker als das hintere Trägersubstrat 17 dargestellt.

Die Oberflächen-Leiterbahnschichten 29a, 29b und 29c der ersten Bauteilschicht 20 sind über Lötmittel-Kontaktpfropfen 19a, 19b bzw. 19c mit den Oberflächen-Leiterbahnschichten 49a, 49b bzw. 49c verbunden. Die Oberflächen-Leiterbahnschichten 49a, 49b und 49c der zweiten Bauteilschicht 40 sind über Kontaktpfropfen 95a, 95b bzw. 95c, die so verbunden sind, dass sie die Halbleiterschicht 33, den Isolierfilm 41, die erste Zwischenschicht-Isolierschicht 46 und die zweite Zwischenschicht-Isolierschicht 48 durchdringen, mit den Lötmittel-Kontakthöckern 19a, 19b bzw. 19c verbunden. Im Ergebnis sind die Oberflächen-Leiterbahnschichten 29a, 29b und 29c der ersten Bauteilschicht 20

DE 100 47 963 A 1

5

über die Lötlmittel-Kontakthöcker 19a, 19b bzw. 19c, die Kontaktpfropfen 95a, 95b bzw. 95c und die Zuleitungsdrähte 97a, 97b bzw. 97c mit dem Spannungsversorgungspotential, dem Ausgangspotential bzw. dem Massepotential verbunden.

Verfahren zum Herstellen eines Dünnschicht-Bauteils

Fig. 2 ist ein Flussdiagramm zum Veranschaulichen eines Verfahrens zum Herstellen eines Dünnschicht-Bauteils gemäß dem ersten Ausführungsbeispiel. Das Dünnschicht-Bauteil 1 dieses Ausführungsbeispiels wird dadurch hergestellt, dass eine erste Bauteileinheit 2, bei der die erste Bauteilschicht 20 durch das hintere Trägersubstrat gehalten ist, und eine zweite Bauteileinheit 4, bei der die zweite Bauteilschicht 40 durch ein vorderes Trägersubstrat gehalten ist, miteinander verbunden werden.

Verfahren zum Herstellen einer ersten Bauteileinheit

Als Erstes erfolgt eine Beschreibung zu einem Verfahren zum Herstellen der ersten Bauteileinheit 2. Die Fig. 3A bis 3D bis 6A und 6B veranschaulichen Schnittansichten zum Beschreiben jedes Schritts des Herstellungsverfahrens für die Bauteileinheit 2. Wie es in Fig. 3A dargestellt ist, wird ein Halbleitersubstrat 11 aus einkristallinem p-Silizium mit z. B. 100-Kristallflächen verwendet. Bevorzugt ist einkristallines Silizium, das mit einem p-Fremdstoff wie Bor (B) dotiert ist und einen spezifischen Widerstand in der Größenordnung von 0,01 bis 0,02 $\Omega \cdot \text{cm}$ aufweist.

Dann wird auf der Oberfläche des Halbleitersubstrats 11 durch Anodisieren eine poröse Schicht 12 hergestellt (S10). Anodisieren ist ein Verfahren, bei dem Strom durch eine Fluorwasserstoffsäure-Lösung hindurchgeschickt wird, wobei das Halbleitersubstrat 11 als Anode verwendet wird. Anodisieren kann durch ein Doppelzellen-Verfahren ausgeführt werden, wie es z. B. von Itoh et al. in "Anodization of Porous Silicon", Surface Finishing Vol. 46, No. 5, S. 8-13, 1955 beschrieben ist. Bei diesem Verfahren wird das Halbleitersubstrat 11, auf dem eine poröse Schicht auszubilden ist, zwischen zwei Räumen in der Zelle angeordnet, und in beiden Räumen werden Platinelektroden angeordnet, die mit einer Gleichstromquelle verbunden sind. Dann werden beide Räume mit Elektrolytlösung gefüllt, und den Platinelektroden wird eine Gleichspannung zugeführt. Das Halbleitersubstrat 11 wird anodisiert, und die Platinelektroden werden zur Kathode. So wird die eine Seite des Halbleitersubstrats 11 erodiert und wird porös.

Genauer gesagt, wird als Elektrolytlösung (Anodisierlösung) z. B. eine Elektrolytlösung verwendet, die HF (Fluorwasserstoff) und $\text{C}_2\text{H}_5\text{OH}$ (Ethanol) im Verhältnis 1 zu 1 (Volumenverhältnis von 49% HF-Lösung zu 95% $\text{C}_2\text{H}_5\text{OH}$ -Lösung) enthält. Ein erster Anodisierungsschritt erfolgt für 8 Minuten bei einer Stromdichte von z. B. 1 mA/cm^2 , um eine poröse Schicht 12a niedriger Porosität von z. B. ungefähr 16% und einer Dicke von 1,7 μm herzustellen, wie es in Fig. 3B dargestellt ist. Dann erfolgt eine Anodisierung in einem zweiten Schritt für 8 Minuten mit einer Stromdichte von z. B. 7 mA/cm^2 zum Herstellen einer porösen Schicht 12b mit einer mittleren Porosität von z. B. ungefähr 26% und einer Dicke von 6,8 μm , wie in Fig. 3C dargestellt. Ferner erfolgt eine Anodisierung in einem dritten Schritt für wenige Sekunden mit einer Stromdichte von z. B. 200 mA/cm^2 zum Herstellen einer porösen Schicht 12 mit hoher Porosität von z. B. ungefähr 60 bis 70% und einer Dicke von 0,05 μm , wie in Fig. 3D dargestellt. Dadurch wird die poröse Schicht 12 mit ungefähr 8 μm Dicke hergestellt, die über die drei porösen Schichten 12a, 12b und 12c mit jeweils anderer Porosi-

6

rität verfügt.

Anschließend erfolgt ein Tempern in Wasserstoff für z. B. 30 Minuten bei einer Temperatur von 500°C, um dadurch Löcher in der Oberfläche der porösen Schicht 12 auszufüllen. Dann wird auf die poröse Schicht 12 bei einer Temperatur von 1070°C unter Verwendung eines Gases wie SiH_4 (Silan) einkristallines Silizium epitaktisch aufgewachsen, wodurch die in Fig. 4A dargestellte Halbleiterschicht 13 ausgebildet wird (S11). Im Gebiet der Oberfläche der Halbleiterschicht 13 zum Herstellen des p-Kanal-Transistors 20a (siehe Fig. 1) werden n-Fremdstoffionen implantiert, und es wird die n-Wanne 13a ausgebildet.

Wie es in Fig. 4B dargestellt ist, wird die erste Bauteilschicht 20 auf der n-Wanne 13a der Halbleiterschicht 13 hergestellt (S12). Genauer gesagt, wird als Erstes der Isolierfilm 21 durch LOCOS (lokale Oxidation von Silizium) auf der Oberfläche der Halbleiterschicht 13 hergestellt. Der Gateisolierfilm 22a wird im Bereich ausgebildet, in dem der Transistor 20a herzustellen ist, was z. B. durch thermische Oberflächenoxidation der Halbleiterschicht 13 erfolgt. Auf dem Gateisolierfilm 22a wird das Gate (die Wortleitung) 23a hergestellt. Durch strukturierendes Ätzen mittels Fotolithografie wird das Gate 23a ausgebildet, nachdem auf der gesamten Oberfläche des Gateisolierfilms 22a durch z. B. CVD polykristallines Silizium hergestellt wurde.

Unter Verwendung des Gates 23a als Maske werden die p-Gebiete 251 und 252 der p-Fremdstoffgebiete mit niedriger Konzentration in der Halbleiterschicht 13 dadurch ausgebildet, dass ein p-Fremdstoff mit relativ niedriger Konzentration implantiert wird. Die p-Gebiete 251 und 252 werden zur Source bzw. zum Drain. An den Seiten des Gates 23a wird eine Seitenwand 24 aus Siliziumdioxid (SiO_2) hergestellt. Unter Verwendung der Seitenwand 24a als Maske werden p-Fremdstoffionen mit hoher Konzentration zu beiden Seiten der Seitenwand 24a implantiert. Im Ergebnis wird eine LDD (leicht dotierter Drain)-Struktur erhalten, bei der die p-Gebiete 251 und 252 im Gebiet entfernt vom Gate 23a eine höhere Fremdstoffkonzentration als im Gebiet nahe am Gate 23a aufweisen. Dadurch wird der p-Kanal-Transistor 20a hergestellt.

Der n-Kanal-Transistor 20b wird wie der p-Kanal-Transistor 20a hergestellt. Genauer gesagt, wird der Gateisolierfilm 22b in einem Bereich ausgebildet, in dem der Transistor 20b hergestellt wird, was z. B. durch thermische Oberflächenoxidation der Halbleiterschicht 13 erfolgt. Auf dem Gateisolierfilm 22b wird das Gate 23b hergestellt. Unter Verwendung des Gates 23b als Maske werden die n-Gebiete 253 und 254 als n-Fremdstoffgebiete mit niedriger Konzentration in der Halbleiterschicht 13 dadurch hergestellt, dass ein n-Fremdstoff mit relativ niedriger Konzentration implantiert wird. Die n-Gebiete 253 und 254 werden zur Source bzw. zum Drain. An den Seiten des Gates 23b wird eine Seitenwand 24b aus SiO_2 hergestellt. Unter Verwendung dieser Seitenwand 24b als Maske wird ein n-Fremdstoff durch Ionenimplantation mit hoher Konzentration zu beiden Seiten der Seitenwand 24b implantiert. Im Ergebnis ist die oben beschriebene LDD-Struktur erhalten.

Wie es in Fig. 4C dargestellt ist, werden die Zwischenleiterbahnschichten 27a, 27b und 27c hergestellt, nachdem die erste Zwischenschicht-Isolierschicht 26 aus z. B. SiO_2 abgeschieden und eingeebnet wurde. Die Zwischenleiterbahnschichten 27a und 27b werden durch Kontaktlöcher in der ersten Zwischenschicht-Isolierschicht 26 elektrisch mit dem p-Gebiet 251 (Source des Transistors 20a) bzw. dem n-Gebiet 254 (Drain des Transistors 20b) verbunden. Die Zwischenleiterbahnschicht 27c wird durch die Kontaktlöcher in der ersten Zwischenschicht-Isolierschicht 26 elektrisch mit sowohl dem p-Gebiet 252 (Drain des Transistors 20a)

DE 100 47 963 A 1

7

als auch dem n-Gebiet 253 (Source des Transistors 20b) verbunden.

Wie es in Fig. 4D dargestellt ist, wird die zweite Zwischenschicht-Isolierschicht 28 aus z. B. SiO_2 auf der ersten Zwischenschicht-Isolierschicht 26 abgeschieden und eingeebnet, und dann werden auf ihr die Oberflächen-Leiterbahnschichten 29a, 29b und 29c hergestellt, die durch Kontaktlöcher in der zweiten Zwischenschicht-Isolierschicht 28 mit den Zwischen-Leiterbahnschichten 27a, 27b bzw. 27c verbunden werden. So wird die erste Bauteilschicht 20 hergestellt.

Wie es in Fig. 5A dargestellt ist, wird ein Trägeroberflächensubstrat 16 in z. B. der Form eines Kunststoffsubstrats unter Verwendung eines Klebers 15 mit einem Schmelzpunkt von ungefähr 70°C mit der Oberfläche der ersten Bauteilschicht 20 verbunden (S14). Als Nächstes werden, wie es in Fig. 5B dargestellt ist, die erste Bauteilschicht 20 und das Trägeroberflächensubstrat 16 vom Halbleitersubstrat 11 abgezogen (S16). Zum Abziehen können drei Verfahren verwendet werden. Das eine besteht im Anwenden einer externen Kraft auf das Trägeroberflächensubstrat 16 und das Halbleitersubstrat 11 in der Richtung, die die beiden voneinander trennt. Das zweite besteht im Schwächen der Festigkeit der porösen Schicht 12 durch Eintauchen des Halbleitersubstrats 11 in eine Lösung, wie eine solche von Wasser und Ethanol, und Anwenden von Ultraschall hierauf. Das dritte besteht im Schwächen der Festigkeit der porösen Schicht 12 durch Ausüben einer Zentrifugalkraft auf das Halbleitersubstrat 11. Durch diese Verfahren werden die Schicht 12c hoher Porosität innerhalb der porösen Schicht 12 und deren Umgebung, d. h. eine Abreißschicht, voneinander getrennt, und das Trägeroberflächensubstrat 16 wird gemeinsam mit der ersten Bauteilschicht 20 vom Halbleitersubstrat 11 abgezogen. Der Kleber 15 zwischen dem Trägeroberflächensubstrat 16 und der ersten Bauteilschicht 20 verfügt über ein solches Haftvermögen, dass vermieden wird, dass das Trägeroberflächensubstrat 16 von der ersten Bauteilschicht 20 abgezogen wird, wenn es und die erste Bauteilschicht 20 vom Halbleitersubstrat 11 abgezogen werden.

Um das Halbleitersubstrat 11 dadurch abzuheben, dass die Zerreißschicht in ihr ausgebildet wird, kann das sogenannte Smart-Cut-Verfahren verwendet werden, bei dem die Zerreißschicht in der Nähe der Oberfläche des Halbleitersubstrats 11 aus einkristallinem Silicium durch eine Wärmebehandlung bei einer Temperatur von z. B. 500°C , nachdem Wasserstoff (H) in der Nähe der Oberfläche des Halbleitersubstrats 11 implantiert wurde, ausgebildet wird. In diesem Fall wird die erste Bauteilschicht 20 vorzugsweise bei der Wärmebehandlungstemperatur zum Herstellen der Zerreißschicht, z. B. 500°C und darunter, hergestellt.

Der Rest der porösen Schicht 12, der an der Rückseite der ersten Bauteilschicht 20 anhängt, wird durch Ätzen entfernt. Wie es in Fig. 5C dargestellt ist, wird das hintere Trägersubstrat 17 aus z. B. Kunststoff unter Verwendung eines Klebers 18 mit einem Schmelzpunkt von ungefähr 100°C an die Rückseite der ersten Bauteilschicht 20 angeklebt (S18). Anschließend wird die gesamte Bauteileinheit auf eine Temperatur von z. B. 90°C erwärmt, und es wird der Kleber 15 zwischen dem Trägeroberflächensubstrat 16 und der ersten Bauteilschicht 20 aufgeschmolzen. Die genannte externe Kraft wird auf das Trägeroberflächensubstrat 16 und das hintere Trägersubstrat 17 in der Richtung zum Trennen derselben ausgeübt, und so wird das Trägeroberflächensubstrat 16 von der ersten Bauteilschicht 20 abgezogen, wie es in Fig. 6A dargestellt ist (S20).

Wie es in Fig. 6B dargestellt ist, werden die Lötmittel-Kontaktbocker 19a, 19b und 19c auf den Oberflächen-Leiterbahnschichten 29a, 29b bzw. 29c der ersten Bauteil-

8

schicht 20 hergestellt, nachdem der Rest des an der Oberfläche der ersten Bauteilschicht 20 anhaftenden Klebers 15 durch Reinigen entfernt wurde (S21). So wird die erste Bauteileinheit 2 erhalten, bei der das hintere Trägersubstrat 17 die erste Bauteilschicht 20 trägt.

Verfahren zum Herstellen einer zweiten Bauteileinheit

Die Fig. 7A bis 7D und 8A bis 8C sind Schnitansichten zum Beschreiben jedes Schritts eines Herstellungsverfahrens für die zweite Bauteileinheit 4. Der Herstellprozess für die zweite Bauteileinheit 4 umfasst dieselben Schritte (S22 bis S32) wie der Herstellprozess für die erste Bauteileinheit 2 (Schritte S1 bis S20). Genauer gesagt, wird auf einer Oberfläche eines Halbleitersubstrats 31 aus einkristallinem Silicium durch Anodisieren eine poröse Schicht 32 hergestellt (S22). Auf der porösen Schicht 32 wird die Halbleiterschicht 33 aus einkristallinem Silicium durch epitaktisches Wachstum hergestellt (S23). Auf der Oberfläche der Halbleiterschicht 33 wird die zweite Bauteilschicht 40 hergestellt (S24).

Ein Verfahren zum Herstellen der zweiten Bauteilschicht 40 im Schritt S24 ist derselbe wie der für die erste Bauteilschicht 20, d. h. der Schritt S12, mit der Ausnahme, dass ein Schritt zum Hinzufügen der Kontaktpfropfen 95a, 95b und 95c zusätzlich vorhanden ist. Als Erstes wird der Isolierfilm 41 durch teilweise Oxidation auf einer Fläche der Halbleiterschicht 33 ausgebildet. Die Gateisolierfilme 42a und 42b werden in Bereichen, in denen der Transistor herzustellen ist, durch z. B. thermische Oberflächenoxidation der Halbleiterschicht 33 ausgebildet. Auf den Gateisolierfilmen 42a und 42b wird das Gate 43a durch z. B. CVD und Fotolithografie hergestellt. Die p-Gebiete 451 und 452 werden durch Implantieren eines p-Fremdstoffs zu beiden Seiten des Gates 43a der Halbleiterschicht 33 hergestellt. Die n-Gebiete 453 und 454 werden durch Implantieren eines n-Fremdstoffs zu beiden Unterseiten des Gates 43b der Halbleiterschicht 33 hergestellt. Die Seitenwände 44a und 44b aus z. B. SiO_2 werden an den Seiten der Gates 43a und 43b hergestellt. Die erste Zwischenschicht-Isolierschicht 46 aus z. B. SiO_2 und die Zwischen-Leiterbahnschichten 47a, 47b und 47c werden darauf hergestellt. Außerdem wird die zweite Zwischenschicht-Isolierschicht 48 aus z. B. SiO_2 hergestellt, auf der dann die Oberflächen-Leiterbahnschichten 49a, 49b und 49c hergestellt werden.

Nach dem Herstellen der zweiten Zwischenschicht-Isolierschicht 48 werden jedoch, vor dem Herstellen der Oberflächen-Leiterbahnschichten 49a, 49b und 49c, die Kontaktpfropfen 95a, 95b und 95c hergestellt. Genauer gesagt, werden die erste Zwischenschicht-Isolierschicht 46, die zweite Zwischenschicht-Isolierschicht 48 und die Halbleiterschicht 33 durchdringende Löcher 96a, 96b und 96c durch Ätzen hergestellt, und in ihnen werden über einen Isolierfilm die Kontaktpfropfen 95a, 95b und 95c aus z. B. Metall hergestellt.

Nach dem Herstellen der zweiten Bauteilschicht 40 wird, wie es in Fig. 7B dargestellt ist, ein Trägeroberflächensubstrat 36 aus Kunststoff an der Oberfläche der zweiten Bauteilschicht 40 unter Verwendung eines Klebers 35 mit einem Schmelzpunkt von ungefähr 70°C befestigt (S26). Als Nächstes werden die zweite Bauteilschicht 40 und das Trägeroberflächensubstrat 36 vom Halbleitersubstrat 31 abgezogen (S28). Zum Abziehen können drei Verfahren verwendet werden. Das eine besteht im Ausüben einer externen Kraft auf das Trägeroberflächensubstrat 36 und das Halbleitersubstrat 31 in der die beiden voneinander trennenden Richtung. Das zweite besteht im Schwächen der Festigkeit der porösen Schicht 32 durch Eintauchen des Halbleitersubstrats 31 in

DE 100 47 963 A 1

9

eine Lösung, wie z. B. eine solche von Wasser und Ethanol, und Einstrahlen von Ultraschall. Das dritte besteht im Schwächen der Festigkeit der porösen Schicht 32 durch Ausüben einer Zentrifugalkraft auf das Halbleitersubstrat 31.

Wie es in Fig. 7C dargestellt ist, wird unter Verwendung eines Klebers 38 mit einem Schmelzpunkt von ungefähr 100°C ein hinteres Trägersubstrat 37 an die Rückseite der zweiten Bauteilschicht 40 angeklebt (S30). Wie es in Fig. 7D dargestellt ist, wird der Kleber 35 zwischen dem Trägeroberflächensubstrat 36 und der zweiten Bauteilschicht 40 auf eine Temperatur von z. B. 90°C erwärmt und aufgeschmolzen. Gleichzeitig wird die genannte äußere Kraft auf das Trägeroberflächensubstrat 36 und das hintere Trägersubstrat 37 in der die beiden voneinander trennenden Richtung ausgeübt, und so wird das Trägeroberflächensubstrat 36 von der zweiten Bauteilschicht 40 abgezogen (S32).

Anschließend wird ein Prozess zum Positionieren einer Oberflächenelektrode ausgeübt, nachdem der Rest des an der Oberfläche der zweiten Bauteilschicht 40 anhaftenden Klebers 35 durch Reinigen entfernt wurde (S34). Genauer gesagt, werden die Oberflächen-Leiterbahnschichten 49a, 49b und 49c der zweiten Bauteilschicht 40 sowie die Zuleitungsdrahte 97a, 97b und 97c, die in Fig. 1 dargestellt sind, jeweils durch Lüten unter Verwendung von z. B. Indium (In) angeschlossen. Wie es in Fig. 8a dargestellt ist, wird das Trägeroberflächensubstrat 36 erneut unter Verwendung eines Klebers 35a aus einem Epoxidharz mit einem Schmelzpunkt von z. B. ungefähr 120°C an die Oberfläche der zweiten Bauteilschicht 40 angeklebt (S36). Der Kleber 38 zwischen dem hinteren Trägersubstrat 37 und der zweiten Bauteilschicht 40 wird auf z. B. eine Temperatur von 110°C erwärmt und aufgeschmolzen. Gleichzeitig wird die genannte äußere Kraft auf das Trägeroberflächensubstrat 36 und das hintere Trägersubstrat 37 in der die beiden voneinander trennenden Richtung ausgeübt, und so wird das hintere Trägersubstrat 37 von der zweiten Bauteilschicht 40 abgezogen (S38), wie es in Fig. 8B dargestellt ist. So wird die in Fig. 8C dargestellte zweite Bauteileinheit 4 erhalten, bei der das Trägeroberflächensubstrat 36 die zweite Bauteilschicht 40 trägt.

Verfahren zum Verbinden der Bauteileinheiten 2 und 4

Die erste Bauteileinheit 2 und die zweite Bauteileinheit 4, die durch den oben beschriebenen Prozess hergestellt wurden, werden so miteinander verbunden, dass die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 einander zugewandt sind, wie es in Fig. 9A dargestellt ist (S40). Der Kleber 39 zum Verbinden der Bauteileinheiten 2 und 4 (siehe Fig. 9B) besteht z. B. aus Epoxidharz.

So wird, wie es in Fig. 9B dargestellt ist, das Dünnschicht-Bauteil 1 mit einer Struktur erhalten, bei der die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 aufeinander gestapelt sind. Das Dünnschicht-Bauteil 1 kann entweder nur vom Trägeroberflächensubstrat 36 oder nur vom hinteren Trägersubstrat 17 getragen werden. Im Ergebnis kann entweder das Trägeroberflächensubstrat 36 oder das hintere Trägersubstrat 17 abgezogen werden.

Die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 entsprechen einem speziellen Beispiel der "Bauteilschicht" bei der Erfindung. Das Trägeroberflächensubstrat 36 und das hintere Trägersubstrat 17 entsprechen speziellen Beispielen des "Trägersubstrats" und des "Verbindesubstrats" bei der Erfindung. Ferner entsprechen die erste Bauteileinheit 2 und die zweite Bauteileinheit 4 einem speziellen Beispiel der "Bauteileinheit" bei der Erfindung. Die Halbleitersubstrate 11 und 31 entsprechen einem speziellen

10

Beispiel des "Halbleitersubstrats" bei der Erfindung.

Die Fig. 10A und 10B veranschaulichen einen Herstellprozess für ein Dünnschicht-Bauteil mit Dreischichtstruktur. Bei der Herstellung eines derartigen Dünnschicht-Bauteils wird als Erstes, wie es in Fig. 10A dargestellt ist, das hintere Trägersubstrat 17 vom Dünnschicht-Bauteil 1 mit z. B. Zweischichtstruktur abgezogen, und der an der Rückseite des Dünnschicht-Bauteils 1 haftende Kleber 18 wird durch Ethylalkohol oder dergleichen entfernt. Wie es in Fig. 10B dargestellt ist, wird eine dritte Bauteileinheit 2-1 mit derselben Konfiguration wie der der ersten Bauteileinheit 2 (siehe Fig. 6B) mit der Rückseite des Dünnschicht-Bauteils 1, d. h. der Rückseite der ersten Bauteilschicht 20, verbunden. Die erste Bauteilschicht 20 und eine Bauteilschicht der dritten Bauteileinheit 2-1, die durch das Bezugszeichen 20-1 gekennzeichnet ist, werden so miteinander verbunden, dass sie einander zugewandt sind. So ist ein Dünnschicht-Bauteil mit Dreischichtstruktur erhalten. Ein Dünnschicht-Bauteil mit mehr als drei Schichten kann dadurch hergestellt werden, dass der oben beschriebene Prozess wiederholt wird, genauer gesagt, dass das hintere Trägersubstrat oder das vordere Trägersubstrat des Dünnschicht-Bauteils abgezogen wird und eine andere Bauteileinheit angeklebt wird. Die Art der aufeinander gestapelten Bauteilschichten kann unterschiedlich oder gleich sein.

Wie oben beschrieben, wird bei einem Verfahren zum Herstellen eines Dünnschicht-Bauteils gemäß dem ersten Ausführungsbeispiel das Dünnschicht-Bauteil 1 mit mehreren Bauteilschichten 20 und 40 dadurch hergestellt, dass die erste Bauteileinheit 2 und die zweite Bauteileinheit 4 miteinander verbunden werden. Im Ergebnis besteht für das Verfahren zum Herstellen der Bauteilschicht keine Einschränkung, was vom Stand der Technik verschieden ist, bei dem mehrere Bauteilschichten der Reihe nach hergestellt werden. Demgemäß kann zum Herstellen der Bauteilschicht ein schnell arbeitendes Abscheideverfahren verwendet werden. Dies ermöglicht es, den Durchsatz bei einem Herstellprozess für ein Dünnschicht-Bauteil zu erhöhen. Die verschiedenen Dünnschicht-Bauteile können auf einfache Weise dadurch hergestellt werden, dass die verschiedenen Bauteileinheiten mit den Bauteilschichten und den Trägersubstraten vorab hergestellt werden und diese abhängig von ihrer Verwendung miteinander verbunden werden. Wenn sich in den Bauteilschichten Fehler zeigen, werden keine Bauteileinheiten mit fehlerhaften Bauteilschichten angeklebt. Dadurch wird eine Vergeudung von Materialien verringert.

Außerdem werden die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 durch das Trägersubstrat 17 bzw. 36 in der ersten Bauteileinheit 2 bzw. der zweiten Bauteileinheit 4 gehalten. Im Ergebnis können eine dünne erste Bauteilschicht 20 und eine dünne zweite Bauteilschicht 40 mit z. B. ungefähr 1 µm Dicke miteinander verbunden werden. Ferner kann ein Dünnschicht-Bauteil mit mehr als zwei Schichten auf einfache Weise dadurch hergestellt werden, dass das hintere Trägersubstrat 17 oder das vordere Trägersubstrat 36 vom bereits hergestellten Dünnschicht-Bauteil 1 abgezogen wird und damit andere Bauteileinheiten verbunden werden.

Erste Modifizierung

Nun wird eine erste Modifizierung des vorliegenden Ausführungsbeispiels unter Bezugnahme auf Fig. 11 beschrieben, die die Form eines Trägeroberflächensubstrats 16A gemäß dieser Modifizierung zeigt. Das Trägeroberflächensubstrat 16A kann z. B. das Trägeroberflächensubstrat 16 (siehe Fig. 5A) ersetzen. Im gesamten Trägeroberflächensubstrat 16A sind viele Löcher 160 so ausgebildet, dass sie dessen

DE 100 47 963 A 1

11

Oberfläche und Rückseite durchdringen. Auf die gesamte Klebefläche des Trägeroberflächensubstrats 16A (unten in Fig. 11) wird ein Kleber 15A aufgetragen, der sich in einem speziellen Flussmittel wie Aceton löst, und es wird Kleber 15A auf das Trägeroberflächensubstrat 16A und die Oberfläche der ersten Bauteilschicht 20 aufgetragen (siehe Fig. 5A).

Beim Abziehen des Trägeroberflächensubstrats 16A von der ersten Bauteilschicht 20 wird durch Anwenden eines Flussmittels wie Aceton auf die Fläche des Trägeroberflächensubstrats 16A, die von der Seite des Klebers 15A abgewandt ist, der Kleber 15A dadurch gelöst, dass das Flussmittel durch die Löcher 16 hindurch, durch den Kapillareffekt oder dergleichen, dorthin gelangt. Die in der gesamten Fläche des Trägeroberflächensubstrats 16A ausgebildeten Löcher 160 ermöglichen es, das Flussmittel in gleichmäßiger Weise auf die gesamte Fläche des Klebers 15A anzuwenden, wodurch dieser Kleber 15A wirkungsvoll gelöst werden kann. Dies ermöglicht es, das Trägeroberflächensubstrat 16A mit einer kleinen äußeren Kraft von der ersten Bauteilschicht 20 abzuheben. Die in Fig. 11 dargestellte Struktur des Trägeroberflächensubstrats 16A ist beim hinteren Trägersubstrat 17 der ersten Bauteileinheit 2 (siehe Fig. 5C) und beim Trägeroberflächensubstrat 36 und beim hinteren Trägersubstrat 37 der zweiten Bauteileinheit 4 (siehe Fig. 8A) anwendbar.

Zweite Modifizierung

Nun wird unter Bezugnahme auf Fig. 12, die die Form eines Trägeroberflächensubstrats 16B der zweiten Modifizierung zeigt, dieselbe beschrieben. Das Trägeroberflächensubstrat 16B kann z. B. das Trägeroberflächensubstrat 16 (siehe Fig. 5A) ersetzen. Auf die Klebefläche des Trägeroberflächensubstrats 16B (Unterseite in Fig. 12) wird ein sich in einem speziellen Flussmittel wie Aceton lösender Kleber 15B verstreut aufgetragen, und der Kleber 15 verbindet das Trägeroberflächensubstrat 16B mit der Oberfläche der ersten Bauteilschicht 20 (siehe Fig. 5A).

Beim Abziehen des Trägeroberflächensubstrats 16B von der ersten Bauteilschicht 20 wird das Flussmittel wie Aceton in den Raum zwischen dem Trägeroberflächensubstrat 16B und der ersten Bauteilschicht 20 gebracht. Der unregelmäßige Raum des Klebers 15B innerhalb der Klebefläche des Trägeroberflächensubstrats 16B vereinfacht es, dass das Flussmittel den gesamten Kleber 15B erreichen kann. Im Ergebnis kann der Kleber 15B schnell aufgelöst werden, weswegen das Trägeroberflächensubstrat 16B mit einer kleinen äußeren Kraft von der ersten Bauteilschicht 20 abgezogen werden kann. Der in Fig. 12B dargestellte Aufbau des Trägeroberflächensubstrats 16B ist beim hinteren Trägersubstrat 17 (siehe Fig. 5C), beim vorderen Trägersubstrat 36 und beim hinteren Trägersubstrat 37 (siehe Fig. 8A) anwendbar.

Dritte Modifizierung

Nun wird unter Bezugnahme auf Fig. 13, die die Form eines Trägeroberflächensubstrats 16C gemäß dieser Modifizierung zeigt, dieselbe beschrieben. Das Trägeroberflächensubstrat 16C kann z. B. das Trägeroberflächensubstrat 16 (siehe Fig. 5A) ersetzen. Das Trägeroberflächensubstrat 16 besteht z. B. aus einem netzförmigen Gewebe aus dünnem rostfreiem Stahl. In diesem Fall wird das Trägeroberflächensubstrat 16C vorab mit Wasser imprägniert und unmittelbar auf der ersten Bauteilschicht 20 (siehe Fig. 5A) positioniert. Danach wird das gesamte Bauteil auf eine Temperatur von z. B. ungefähr -2°C gekühlt. Das in das Trägeroberflächen-

12

substrat 16C imprägnierte Wasser wird Eis, also fest, und daher haftet das Trägeroberflächensubstrat 16C durch die Adhäsionskraft des Eises an der ersten Bauteilschicht 20 an.

Nach dem Verbinden des Trägeroberflächensubstrats 16C mit der ersten Bauteilschicht 20 wird das Bauteil unter Verwendung von flüssigem Stickstoff oder dergleichen weiter abgekühlt. Dadurch wird das Volumen durch weiteres Verfestigen des Trägeroberflächensubstrats 16C verringert. Wenn sich das Trägeroberflächensubstrat 16C zusammengezogen hat, verändert sich die erste Bauteilschicht 20 entsprechend, da ihre Dicke extrem gering ist. Jedoch ändert sich das Halbleitersubstrat 11 (siehe Fig. 5A) nicht. Im Ergebnis wird die poröse Schicht 12 zwischen der ersten Bauteilschicht 20 und dem Halbleitersubstrat 11 zerstört und abgezogen. Ferner wird die Haftung des Eises zwischen dem Trägeroberflächensubstrat 16C und der ersten Bauteilschicht 20 dadurch zerstört, dass das Trägeroberflächensubstrat 16C auf z. B. 20°C erwärmt wird. Daher kann es von der ersten Bauteilschicht 20 abgezogen werden.

Gemäß dieser Modifizierung wird das Trägeroberflächensubstrat 16C unter Verwendung von Wasser mit der ersten Bauteilschicht 20 verbunden. Im Ergebnis ist es möglich, das Trägeroberflächensubstrat 16C nur mittels Temperaturregulation mit der ersten Bauteilschicht 20 zu verbinden und eine Abtrennung vom Halbleitersubstrat 11 zu bewerkstelligen. Die in Fig. 13 dargestellte Struktur des Trägeroberflächensubstrats 16C ist beim hinteren Trägersubstrat 17 (siehe Fig. 5C), beim Trägeroberflächensubstrat 36 und beim hinteren Trägersubstrat 37 (siehe Fig. 8A) anwendbar. Für das Material des Trägeroberflächensubstrats 16C besteht keine Beschränkung auf ein Gewebe, sondern es kann ein Material verwendet werden, in das eine Flüssigkeit imprägniert werden kann, wie z. B. Papier.

Vierte Modifizierung

Nun wird unter Bezugnahme auf die Fig. 5A eine vierte Modifizierung beschrieben. Bei dieser Modifizierung wird als Kleber 15 zum Verbinden des Trägeroberflächensubstrats 16 mit der ersten Bauteilschicht 20 ein in Wasser löslicher Kleber wie eine Paste verwendet. Das Reinigen der Oberfläche der ersten Bauteilschicht 20 ist nach dem Abziehen des Trägeroberflächensubstrats 16 von ihr einfacher, da die Paste durch reines Wasser entfernt werden kann. Jedoch ist das Anhaften der Paste relativ schwach. Im Ergebnis wird beim Abziehen der ersten Bauteilschicht 20 vom Halbleitersubstrat 11 ein Verfahren verwendet, das die Ausübung einer sehr kleinen äußeren Kraft auf das Trägeroberflächensubstrat 16 und die erste Bauteilschicht 20 erfordert, wobei die poröse Schicht 12 in Alkohol durch z. B. Ultraschall zerstört wird.

Fünfte Modifizierung

Unter Bezugnahme auf die Fig. 5A wird nun eine fünfte Modifizierung beschrieben. Bei dieser Modifizierung wird ein Kleber mit hoher Haftfestigkeit bei Raumtemperatur (z. B. 20°C) und niedriger Haftfestigkeit bei hoher Temperatur verwendet, um das Trägeroberflächensubstrat 16 mit der ersten Bauteilschicht 20 zu verbinden. Ein Beispiel für einen derartigen Kleber ist der temperaturempfindliche Kleber In-talimer (Handelsbezeichnung: Nitta Corporation), der von Landec Corporation in den USA entwickelt wurde. Dieser Kleber zeigt bei Raumtemperatur hohes Haftvermögen (z. B. 30 g/mm); jedoch ist das Haftvermögen bei einer Temperatur von 50°C oder mehr auf ein Zehntel oder weniger verringert (z. B. 3 g/mm bei einer Temperatur von 60°C).

DE 100 47 963 A 1

13

Wenn dieser Kleber verwendet wird, wird das Trägeroberflächensubstrat 16 bei Raumtemperatur, d. h. dann, wenn der Kleber hohe Haftfestigkeit zeigt, mit der ersten Bauteilschicht 20 verbunden. Andererseits wird das Trägeroberflächensubstrat 16 bei einer Temperatur von 60°C, bei der die Haftfestigkeit verringert ist, von der ersten Bauteilschicht 20 abgezogen. So ist es einfach, das Trägeroberflächensubstrat mittels Temperaturregung in einem relativ engen Temperaturbereich an die erste Bauteilschicht anzukleben und es von ihr zu trennen.

Sechste Modifizierung

Nun wird die sechste Modifizierung unter Bezugnahme auf Fig. 5A beschrieben. Bei dieser Modifizierung wird Wachs mit einem Erweichungspunkt von z. B. 49°C als Kleber 15 zum Verbinden des Trägeroberflächensubstrats 16 mit der ersten Bauteilschicht 20 verwendet. Das Wachs wird zum Ankleben mindestens auf seinen Erweichungspunkt erwärmt. Nach dem Verbindungsvorgang härtet das Wachs aus, wenn die Temperatur auf z. B. Raumtemperatur gesenkt wird, und daher wird das Trägeroberflächensubstrat 16 fest mit der ersten Bauteilschicht 20 verbunden. Beim Abziehen wird das Wachs mindestens auf seinen Erweichungspunkt wiedererwärmt, um sein Haftvermögen zu verringern. Dies macht es einfach, das Trägeroberflächensubstrat 16 von der ersten Bauteilschicht 20 abzuziehen.

Als Wachs wird natürliches Colophoniumwachs, festes Wachs in Form von Kunstharz oder dergleichen verwendet. Wenn der später beschriebene Prozess des Abziehens des Trägeroberflächensubstrats 16 von der ersten Bauteilschicht 20 in Betracht gezogen wird, ist ein wasserlösliches Wachs mit relativ niedrigem Erweichungspunkt wünschenswert.

Siebte Modifizierung

Nun wird die siebte Modifizierung unter Bezugnahme auf Fig. 5A beschrieben. Bei dieser Modifizierung kann als Kleber 15 zum Verbinden des Trägeroberflächensubstrats 16 mit der ersten Bauteilschicht 20 ein Klebeband mit aufgetragenem Kleber, dessen Haftvermögen durch Ultraviolettstrahlung gesenkt wird, verwendet werden. Beispiele für derartige Klebebänder sind das BG-Schutzband E-2142 (Handelsbezeichnung) mit UV-Aushärtung, das Trennband D-210 (Handelsbezeichnung) mit UV-Aushärtung, entwickelt von Lintec Corporation usw. Beim Abziehen wird Ultraviolettstrahlung auf das Klebeband gestrahlt, um sein Haftvermögen zu schwächen. Dies macht es einfach, das Trägeroberflächensubstrat 16 von der ersten Bauteilschicht 20 abzuziehen.

Zweites Ausführungsbeispiel

Um das zweite Ausführungsbeispiel der Erfindung zu beschreiben, wird nun auf die Fig. 14 und 15A bis 15C Bezug genommen. Bei diesem Ausführungsbeispiel wird eine erste Bauteileinheit 2A mit einer zweiten Bauteileinheit 4 verbunden. Die zweite Bauteileinheit 4 hat dieselbe Konfiguration wie beim ersten Ausführungsbeispiel. Andererseits wird die erste Bauteileinheit 2A dadurch hergestellt, dass die erste Bauteilschicht 20 auf dem Halbleitersubstrat 11 mit anderer Struktur als beim ersten Ausführungsbeispiel hergestellt wird. Dieselben Komponenten wie beim ersten Ausführungsbeispiel werden mit denselben Bezugszeichen benannt, und die zugehörige Beschreibung wird weggelassen.

Fig. 14 ist ein Flussdiagramm zum Veranschaulichen eines Verfahrens zum Herstellen einer Bauteilschicht gemäß einem zweiten Ausführungsbeispiel, und die Fig. 15A bis

14

15C sind Schnittansichten zum Veranschaulichen jedes Schritts des Herstellungsverfahrens gemäß Fig. 14. Als Erstes wird die erste Bauteileinheit 2A mit Schritten S10 bis S16 wie beim ersten Ausführungsbeispiel hergestellt. Genauer gesagt, wird die poröse Schicht 12 auf der Oberfläche des Halbleitersubstrats 11 hergestellt (S10), und dann wird darauf die Halbleiterschicht 13 hergestellt (S11). Auf dieser Halbleiterschicht 13 wird die erste Bauteilschicht 20 hergestellt (S12). Jedoch werden die Schritte S14 bis S21 beim ersten Ausführungsbeispiel nicht ausgeführt, gemäß denen das Trägeroberflächensubstrat 16 mit der ersten Bauteilschicht 20 und dergleichen verbunden wird. Vielmehr wird auf der Oberfläche der ersten Bauteilschicht 20 ein Lötmittekontaktbohrer hergestellt (S13). So wird die erste Bauteileinheit 2A erhalten, bei der das Halbleitersubstrat 11 die erste Bauteilschicht 20 bedeckt.

Anschließend wird die zweite Bauteileinheit 4 gemäß den Schritten S22 bis S38 beim ersten Ausführungsbeispiel hergestellt.

Wie es in Fig. 15A dargestellt ist, werden die ersten Bauteileinheit 2A und die zweite Bauteileinheit 4 so aneinander befestigt, dass die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 einander zugewandt sind (S50). Der Kleber 39 zum Befestigen der Bauteileinheiten 2A und 4 besteht z. B. aus Epoxidharz. So wird eine Struktur erhalten, bei der die Bauteilschichten 20 und 40 auf das Halbleitersubstrat 11 aufgestapelt sind.

Wie es in Fig. 15B dargestellt ist, wird die erste Bauteilschicht 20 gemeinsam mit der zweiten Bauteilschicht 40 und dem Trägeroberflächensubstrat 36 vom Halbleitersubstrat 11 abgezogen (S52). Wie beim ersten Ausführungsbeispiel können zum Abziehen drei Verfahren verwendet werden. Eines besteht im Ausüben einer externen Kraft auf das Trägeroberflächensubstrat 36 und das Halbleitersubstrat 11 in der die beiden trennenden Richtung. Das zweite besteht im Schwächen der Festigkeit der porösen Schicht 12 durch Eintauchen des Halbleitersubstrats 11 in eine Lösung, wie eine solche von Wasser und Alkohol, und durch Einstrahlen von Ultraschall. Das dritte besteht im Schwächen der Festigkeit der porösen Schicht 12 durch Ausüben einer Zentrifugalkraft auf das Halbleitersubstrat 11.

Wie es in Fig. 15C dargestellt ist, wird das hintere Trägeroberflächensubstrat 17 mit einem Kleber 18 aus z. B. Epoxidharz auf die Rückseite der ersten Bauteilschicht 20 geklebt, nachdem der an der Rückseite der ersten Bauteilschicht 20 anhaftende Rest der porösen Schicht 17 durch Ätzen entfernt wurde (S54). So wird ein Dünnschicht-Bauteil erhalten, bei dem die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 aufeinander gestapelt sind.

Das Trägeroberflächensubstrat 36 und das Halbleitersubstrat 11 entsprechen einem speziellen Beispiel des "Trägeroberflächensubstrats" bei der Erfindung. Die erste Bauteileinheit 2A und die zweite Bauteileinheit 4 entsprechen einem speziellen Beispiel der "Bauteileinheit" bei der Erfindung.

Beim oben beschriebenen zweiten Ausführungsbeispiel verfügt die Bauteileinheit 2A über die erste Bauteilschicht 20 und das Halbleitersubstrat 11, wobei die Schicht vom Halbleitersubstrat 11 abgezogen wird, nachdem die erste Bauteileinheit 2A mit der zweiten Bauteileinheit 4 verbunden wurde. Im Ergebnis ist es nicht erforderlich, das Trägeroberflächensubstrat an die erste Bauteilschicht 20 anzukleben. Im Vergleich mit dem ersten Ausführungsbeispiel werden im Herstellprozess weniger Materialien verwendet.

Erste Modifizierung

Nun wird eine erste Modifizierung des zweiten Ausführungsbeispiels unter Bezugnahme auf Fig. 16 erläutert, die

DE 100 47 963 A 1

15

ein Flussdiagramm zum Veranschaulichen einer Modifizierung eines Verfahrens zum Herstellen einer Bauteilschicht gemäß dem zweiten Ausführungsbeispiel ist. Bei der Modifizierung wird die erste Bauteilschicht 20 auf der Oberfläche des Halbleitersubstrats 11 ohne eingefügte poröse Schicht 12 hergestellt (S12), wenn die erste Bauteileinheit 2A hergestellt wird. Auf der Oberfläche der ersten Bauteilschicht 20 wird wie beim zweiten Ausführungsbeispiel der Lötmitte-

Kontakthöcker hergestellt (S13), wodurch die erste Bauteileinheit 2A erhalten wird. Die zweite Bauteileinheit 4 wird gemäß den Schritten S22 bis S38 beim zweiten Ausführungsbeispiel hergestellt.

Ähnlich wie beim zweiten Ausführungsbeispiel werden die erste Bauteileinheit 2A und die zweite Bauteileinheit 4 so miteinander verbunden, dass die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 miteinander verbunden sind (S50). Die erste Bauteileinheit 2A und die zweite Bauteileinheit 4 werden vom Halbleitersubstrat 11 abgezogen, was unterschiedlich vom zweiten Ausführungsbeispiel ist. So wird ein Dünnschicht-Bauteil mit einer Struktur erhalten, bei der die Bauteilschichten 20 und 40 auf das Halbleitersubstrat 11 aufgestapelt sind.

Gemäß dieser Modifizierung ist es einfacher, das Bauteil herzustellen, da die erste Bauteilschicht 20 wie bei einem üblichen Verfahren auf der Halbleiterschicht 11 hergestellt wird.

Zweite Modifizierung

Nun wird unter Bezugnahme auf die Fig. 17A und 17B eine zweite Modifizierung des zweiten Ausführungsbeispiels beschrieben. Diese Figuren zeigen ein Halbleitersubstrat 11A bzw. ein Trägeroberflächensubstrat 36A gemäß der zweiten Modifizierung. Wie es in Fig. 17A dargestellt ist, wird das Halbleitersubstrat 11A relativ groß hergestellt, so dass auf ihm mehrere erste Bauteilschichten 20 (z. B. 90 Schichten) hergestellt werden können. Wie es in Fig. 17B dargestellt ist, verfügt das Trägeroberflächensubstrat 36A über beinahe dieselbe Größe wie das Halbleitersubstrat 11A, und mit seiner Rückseite können mehrere zweite Bauteilschichten 40 (z. B. 90 Schichten) verbunden werden. Die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 weisen dieselbe Fläche auf. Jede Position der ersten Bauteilschicht 20 auf dem Halbleitersubstrat 11A stimmt mit einer jeweiligen Position der zweiten Bauteilschicht 40 überein, die mit dem Trägeroberflächensubstrat 36A verbunden ist.

Gemäß dieser Modifizierung werden mehrere Stapel aus ersten Bauteilschichten 20 und zweiten Bauteilschichten 40 (z. B. 90 Stapel) hergestellt, wenn das Halbleitersubstrat 11A so mit dem Trägeroberflächensubstrat 36A verbunden wird, dass sie einander überlappen. Die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 werden mittels des nicht dargestellten Lötmitte-Kontakthöckers elektrisch miteinander verbunden. Wenn das Halbleitersubstrat 11A und das Trägeroberflächensubstrat 36A zum Trennen benachbarter Stapel durchgeschnitten werden, werden dadurch mehrere Dünnschichtbauteile 1 (z. B. 90 Bauteile) mit jeweils einer ersten Bauteilschicht 20 und einer zweiten Bauteilschicht 40 hergestellt. Anders gesagt, werden gemäß dieser Modifizierung durch ein einfaches Verfahren viele Dünnschicht-Bauteile 1 hergestellt.

Dritte Modifizierung

Unter Bezugnahme auf die Fig. 18A und 18B wird nun eine dritte Modifizierung des zweiten Ausführungsbeispiels beschrieben. Die Fig. 18A und 18B zeigen ein Halbleitersubstrat 11B bzw. ein Trägeroberflächensubstrat 36B. Ähn-

16

lich wie bei der zweiten Modifizierung sind auf dem Halbleitersubstrat 11B mehrere erste Bauteilschichten 20 ausgebildet (siehe Fig. 18A), und mit dem Trägeroberflächensubstrat 36B sind mehrere zweite Bauteilschichten 40A verbunden (siehe Fig. 18B). Während bei der oben genannten zweiten Modifizierung die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 jeweils dieselbe Fläche aufweisen, ist bei dieser Modifizierung die zweite Bauteilschicht 40A größer als die erste Bauteilschicht 20. Wenn in diesem Fall die erste Bauteilschicht 20 mit der zweiten Bauteilschicht 40A verbunden ist, erstreckt sich der Rand der zweiten Bauteilschicht 40A über den der ersten Bauteilschicht 20 hinaus, wie es in Fig. 19 dargestellt ist. Im Ergebnis ist am Rand der ersten Bauteilschicht 20 und am erweiterten Rand der zweiten Bauteilschicht 40A ein Drahtbonden möglich, wie durch W in Fig. 19 gekennzeichnet.

Gemäß dieser Modifizierung ist es nicht erforderlich, beim Verbinden der ersten Bauteilschicht 20 mit der zweiten Bauteilschicht 40A den Lötmitte-Kontakthöcker zu verwenden. Dadurch ist ein einfacher Verbindungsvorgang möglich. Die erste Bauteilschicht 20 kann, umgekehrt zur Darstellung gemäß den Fig. 18A und 18B, größer als die zweite Bauteilschicht 40A hergestellt werden.

(Drittes Ausführungsbeispiel)

Unter Bezugnahme auf die Fig. 20 sowie 22A und 22B wird nun ein drittes Ausführungsbeispiel der Erfindung beschrieben. Bei diesem Ausführungsbeispiel werden die Bauteilschichten auf der Vorder- und der Rückseite einer Halbleiterschicht hergestellt. Fig. 20 ist ein Flussdiagramm zum Veranschaulichen dieses Verfahrens zum Herstellen einer Bauteilschicht gemäß dem dritten Ausführungsbeispiel, und die Fig. 21A bis 21D sind Schnitansichten zum Veranschaulichen jedes Schritts des Herstellungsverfahrens gemäß Fig. 20. Es erfolgt nur eine Beschreibung zu Punkten, die von solchen des ersten und zweiten Ausführungsbeispiels verschieden sind, so dass betreffend die übereinstimmenden Punkte auf die vorige Beschreibung Bezug zu nehmen ist.

Wie es in Fig. 21A dargestellt ist, wird die poröse Schicht 12 auf der Oberfläche des Halbleitersubstrats 11 hergestellt, die wie beim ersten Ausführungsbeispiel durch Anodisieren ausgebildet wurde (S70). Auf der porösen Schicht 12 wird die Halbleiterschicht 13 durch epitaktisches Wachstum hergestellt (S72). Wie es in Fig. 21B dargestellt ist, wird in der Halbleiterschicht 13 durch Ionenimplantation durch dasselbe Verfahren wie z. B. beim Herstellen eines SIMOX (Separation by Implanted Oxygen)-Wafers eine Isolierschicht 13A aus isolierendem Material ausgebildet (S74). Wie es in Fig. 21C dargestellt ist, wird auf der Halbleiterschicht 13 die erste Bauteilschicht 20 mit derselben Struktur wie beim ersten Ausführungsbeispiel hergestellt (S76). Die Beschreibung der Konfiguration der ersten Bauteilschicht 20 wird weggelassen.

Wie es in Fig. 21D dargestellt ist, wird das Trägeroberflächensubstrat aus z. B. einem wärmebeständigen Kunststoff oder Glas mit dem Kleber 15 aus z. B. Epoxidharz, oder durch Aufschmelzen von Glas, mit der Oberfläche der ersten Bauteilschicht 20 verbunden (S78). Als Nächstes wird das Trägeroberflächensubstrat 16 gemeinsam mit der ersten Bauteilschicht 20 vom Halbleitersubstrat 11 abgezogen (S80). Zum Abziehen können drei Verfahren verwendet werden. Eines besteht im Ausüben einer externen Kraft auf das Trägeroberflächensubstrat 16 und das Halbleitersubstrat 11 in der die beiden trennenden Richtung. Das zweite besteht im Schwächen der Festigkeit der porösen Schicht 12 durch Eintauchen des Halbleitersubstrats 11 in eine Lösung, wie eine solche von Wasser und Ethanol, und Einstrahlen

DE 100 47 963 A 1

17

von Ultraschall. Das dritte besteht im Schwächen der Festigkeit der porösen Schicht 12 durch Ausüben einer Zentrifugalkraft auf das Halbleitersubstrat 11.

Wie es in Fig. 22A dargestellt ist, wird der Rest der an der Rückseite der Halbleiterschicht 13 anhaftenden porösen Schicht 12 durch Ätzen oder dergleichen entfernt. Wie es in Fig. 22B dargestellt ist, wird auf der Rückseite der Halbleiterschicht 13 eine zweite Bauteilschicht 40 mit derselben Struktur wie beim ersten Ausführungsbeispiel hergestellt (S82). So wird ein Dünnschicht-Bauteil 1 hergestellt, bei dem die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 an der Rückseite des Halbleitersubstrats 11 ausgebildet sind.

Die Halbleiterschicht 13 entspricht einem speziellen Beispiel der "Halbleiterschicht" bei der Erfindung, und die innere Isolierschicht 130 entspricht einem speziellen Beispiel der "inneren Isolierschicht" bei der Erfindung. Außerdem entsprechen die erste Bauteilschicht 20 und die zweite Bauteilschicht 40 speziellen Beispielen der "ersten Bauteilschicht" bzw. der "zweiten Bauteilschicht" bei der Erfindung.

Gemäß diesem Ausführungsbeispiel verfügt die Halbleiterschicht 13 über die Bauteilschicht 20 an ihrer Vorderseite und die Bauteilschicht 40 an ihrer Rückseite. Im Ergebnis ist es einfach, ein Dünnschicht-Bauteil mit Mehrschichtstruktur herzustellen. Die Bauteilschichten 20 und 40 sind durch die innerhalb der Halbleiterschicht 13 vorhandene interne Isolierschicht 130 elektrisch gegeneinander isoliert.

[Viertes Ausführungsbeispiel]

Nun wird unter Bezugnahme auf die Fig. 23A bis 23D bis 27A und 27B ein viertes Ausführungsbeispiel der Erfindung beschrieben. Beim Dünnschicht-Bauteil gemäß diesem vierten Ausführungsbeispiel sind eine Fotodiode und eine Laserdiode integriert.

Die Fig. 23A bis 23D sind Schnittansichten zum Veranschaulichen jedes Schritts eines Herstellungsverfahrens für eine Fotodiode 50. Wie es in Fig. 23A dargestellt ist, wird als Halbleitersubstrat 51 z. B. ein einkristallines p⁺-Siliciumsubstrat mit einem spezifischen Widerstand von ungefähr 0,01 $\Omega \cdot \text{cm}$ verwendet. Auf der Vorderseite des Halbleitersubstrats 51 wird durch Anodisieren wie beim ersten Ausführungsbeispiel eine poröse Schicht 52 hergestellt. Anschließend erfolgt Tempern in Wasserstoff für z. B. 30 Minuten bei einer Temperatur von 1100°C, um dadurch Löcher in der Oberfläche der porösen Schicht 52 auszufüllen. Dann wird bei einer Temperatur von 1070°C unter Verwendung eines Gases wie SiH₄ (Silan) einkristallines Silizium epitaktisch auf die poröse Schicht 52 aufgewachsen, wodurch eine Halbleiterschicht 53 mit einer Dicke von z. B. 10 μm ausgebildet wird. Wie es in Fig. 23B dargestellt ist, wird durch Implantieren eines n-Fremdstoffs wie Phosphor (P) in die Halbleiterschicht 53 ein n-Gebiet 53a ausgebildet. Ein p-Gebiet 53b wird durch Implantieren eines p-Fremdstoffs wie Bor (B) in die Oberfläche der Halbleiterschicht 53 durch ein vorherbestimmtes Muster hindurch (nicht dargestellt) ausgebildet.

Auf dem p-Gebiet 53b wird eine Schutzschicht 54 aus transparentem Epoxidharz hergestellt, und darauf wird eine Elektrodenschicht 55 aus Metall mit vorherbestimmtem Muster hergestellt. Die Elektrodenschicht 55 steht durch ein Kontaktloch in der Schutzschicht 54 in Kontakt mit der Oberfläche des p-Gebiets 53b. Wie es in Fig. 23C dargestellt ist, wird auf der Schutzschicht 54 ein Trägeroberflächensubstrat 57 aus einem Kunststofffilm durch einen Kleber 56 befestigt, dessen Haftvermögen durch Abkühlen auf eine niedrige Temperatur, z. B. bis unter die Raumtemperatur, gesenkt wird. Ein spezielles Beispiel für einen derartigen Kle-

18

ber ist der temperaturempfindliche, von Landec Corporation, USA entwickelte Kleber Intelimer (Handelsbezeichnung Nitta Corporation) vom Abkühltyp.

Wie es in Fig. 23D dargestellt ist, werden das Trägeroberflächensubstrat 57 und das Halbleitersubstrat 53 vom Halbleitersubstrat 51 abgezogen. Zum Abziehen werden z. B. drei Verfahren, ähnlich wie beim ersten Ausführungsbeispiel, verwendet. Eines besteht im Ausüben einer Zugspannung zwischen dem Trägeroberflächensubstrat 57 und dem Halbleitersubstrat 51. Das zweite besteht in einem Schwächen der Festigkeit der porösen Schicht 52 durch Eintauchen des Halbleitersubstrats 51 in eine Lösung, wie eine solche mit Wasser, und Einstrahlen von Ultraschall. Das dritte besteht im Schwächen der Festigkeit der porösen Schicht 52 durch Ausüben einer Zentrifugalkraft auf das Halbleitersubstrat 51. Der an der Rückseite der Halbleiterschicht 53 anhaftende Rest der porösen Schicht 52 wird durch Ätzen mit einem wässrigen Lösungsgemisch von Fluorwasserstoffsäure, Salpetersäure und Essigsäure entfernt.

Wie es in Fig. 24A dargestellt ist, wird auf der gesamten Rückseite der Halbleiterschicht 53 eine Rückseitenelektrode 58, die als Wärmeabstrahlungsplatte aus Metall dient, durch z. B. Abscheiden hergestellt. Am Trägeroberflächensubstrat 57 wird durch einen Kleber 60 mit Haftvermögen bei Raumtemperatur, z. B. Epoxidharz, ein hinteres Trägersubstrat 59 in Form eines Kunststofffilms befestigt. Das Trägeroberflächensubstrat 57 wird auf eine Temperatur von z. B. 5°C abgekühlt, um das Haftvermögen des Klebers 60 zu senken, und es wird von der Halbleiterschicht 53 abgezogen. Auf der Oberfläche der Elektrodenschicht 55 wird ein Lötmedium Kontaktbocker 61 hergestellt. So wird eine erste Bauteileinheit 5 hergestellt, bei der das hintere Trägersubstrat 59 die Fotodiode 50 trägt.

Die Fig. 25A bis 25E sowie 26A bis 26E sind Schnittansichten zum Beschreiben jedes Schritts eines Verfahrens zum Herstellen einer Laserdiode 80. Es wird ein Halbleitersubstrat 71 aus n-Indiumphosphid (InP) mit implantiertem Schwefel (S) oder Zinn (Sn) verwendet. Auf der Oberfläche des Halbleitersubstrats 71 wird eine poröse Schicht 72 durch Anodisieren, wie beim ersten Ausführungsbeispiel, hergestellt. Wie es in Fig. 25A dargestellt ist, wird auf die poröse Schicht 72 eine Halbleiterschicht 73 aus n-InP epitaktisch aufgewachsen. Wie es in Fig. 25B dargestellt ist, wird auf die Halbleiterschicht 73 eine aktive Schicht 71 aus p-InGaAsP epitaktisch aufgewachsen. Auf einem vorherbestimmten Teil der aktiven Schicht 71 wird eine Maske 82 aus SiO₂ hergestellt. Wie es in Fig. 25C dargestellt ist, werden die aktive Schicht 71 und die Halbleiterschicht 73 unter Verwendung der Maske 82 durch RIE (reaktives Ionenätzen) geätzt.

Nach dem Entfernen der Maske 82 werden, wie es in Fig. 25D dargestellt ist, eine einen p-Fremdstoff enthaltende InP-Schicht (nachfolgend als p-Schicht bezeichnet) 86 und eine einen n-Fremdstoff enthaltende InP-Schicht (nachfolgend als n-Schicht bezeichnet) 87 epitaktisch in dieser Reihenfolge auf das Halbleitersubstrat 73 aufgewachsen. Auf der n-Schicht 87 wird eine einen p-Fremdstoff enthaltende p-Schicht 83 aus InP hergestellt. Auf der p-Schicht 83 wird eine Deckschicht 84 aus einem p-Fremdstoff enthaltendem InGaAsP angeordnet, worauf eine Elektrodenschicht 85 aus Metall hergestellt wird.

Wie es in Fig. 25E dargestellt ist, wird auf der p-Schicht 83 ein erster Reflektor 88 hergestellt. Dieser Reflektor 88 wird dadurch ausgebildet, dass sechs bis zehn Schichten eines dielektrischen Dünnschichts, z. B. aus amorphem Silicium, SiN₄ und MgO (Magnesiumoxid), aufgestapelt werden. Diese dielektrischen Filme werden durch Abscheidung hergestellt. Wie es in Fig. 26A dargestellt ist, wird ein Trägeroberflächensubstrat 76 in Form eines Kunststofffilms mit ei-

DE 100 47 963 A 1

19

nem Kleber 75, dessen Haftvermögen durch Abkühlen auf die Raumtemperatur und diese gesenkt wird, an die Oberflächen des ersten Reflektors 88 und der Elektroden-schicht 85 geklebt.

Wie es in Fig. 26B dargestellt ist, werden das Trägeroberflächen-substrat 76 und das Halbleitersubstrat 73 vom Halbleitersubstrat 71 abgezogen. Das Verfahren zum Abziehen ist dasselbe wie das für die Fotodiode 50 in Fig. 23D. Nach dem Abziehen wird der an der Rückseite der Halbleiterschicht 73 anhaftende Rest der porösen Schicht 72 durch Ätzen mit einem wässrigen Lösungsgemisch aus Fluorwasserstoffsäure, Salpetersäure und Essigsäure entfernt. Wie es in Fig. 28C dargestellt ist, wird auf der Rückseite des Halbleitersubstrats 73 eine Elektroden-schicht 89 aus Metall mit vorbestimmtem Muster hergestellt. Wie es in Fig. 26D dargestellt ist, wird das Halbleitersubstrat 73 unter Verwendung der Elektroden-schicht 89 als Maske von seiner Rückseite her geätzt, und in einem durch den Ätzprozess ausgebildeten Loch 73a wird ein zweiter Reflektor 90 hergestellt.

Dieser zweite Reflektor 90 wird dadurch hergestellt, dass z. B. sechs bis zehn Schichten dielektrischer Dünnschichten, wie aus amorphem Silicium SiO oder MgO, aufgestapelt werden. Jeder dielektrische Dünnschicht wird durch Abscheiden hergestellt. Der zweite Reflektor 90 ist ein Licht emittierender Spiegel, wie später beschrieben, und sein Reflexionsvermögen ist kleiner als das des ersten Reflektors 88.

Wie es in Fig. 26E dargestellt ist, wird an der Rückseite der Halbleiterschicht 73 ein hinteres Trägersubstrat 77 in Form eines Kunststofffilms so befestigt, dass es den zweiten Reflektor 90 und die Elektroden-schicht 89 bedeckt. Das Haftvermögen eines Klebers 78 zum Befestigen der Halbleiterschicht 73 am hinteren Trägersubstrat 77 wird beim Abkühlen desselben auf die Raumtemperatur und darunter gesenkt. Das Trägeroberflächen-substrat 76 wird dann durch Abkühlen desselben auf eine Temperatur von z. B. 5°C, wobei das Haftvermögen des Klebers 75 verringert ist, von der Halbleiterschicht 73 getrennt. So wird die Lasardiode 80 ausgebildet, und es wird die zweite Bauteileinheit 8 ausgebildet, bei der das hintere Trägersubstrat 77 die Lasardiode 80 trägt. Die Lasardiode 80 mit dieser Struktur wird als Oberflächen emittierende Lasardiode bezeichnet, die Licht rechtwinklig zum Reflektor emittiert.

Die Fotodiode 50 und die Lasardiode 80 entsprechen einem speziellen Beispiel der "Bauteilschicht" bei der Erfindung, und die hinteren Trägersubstrate 59 und 77 entsprechen einem speziellen Beispiel des "Trägersubstrats" bei der Erfindung. Ferner entspricht die Lasardiode 80 einem speziellen Beispiel der "Licht emittierenden Bauteilschicht" bei der Erfindung und die Fotodiode 50 entspricht einem speziellen Beispiel der "Fotodetektor-Bauteilschicht" bei der Erfindung.

Die Fig. 27A und 27B sind Schnittansichten zum Beschreiben eines Schritts zum Verbinden der ersten Bauteileinheit 5 und der zweiten Bauteileinheit 8, die auf die oben beschriebene Weise hergestellt wurden. Wie es in Fig. 27A dargestellt ist, werden die erste Bauteileinheit 5 und die zweite Bauteileinheit 8 so aneinander befestigt, dass die Fotodiode 50 und die Lasardiode 80 einander zugewandt sind. Dabei ist auch der Lötlittel-Kontakthöcker 61 auf der Elektroden-schicht 85 der Fotodiode 50 der Elektroden-schicht 85 der Lasardiode 80 zugewandt. Ein Kleber 79 (siehe Fig. 27B) zum Befestigen der ersten Bauteileinheit 5 an der zweiten Bauteileinheit 8 besteht z. B. aus Epoxidharz.

Das Trägeroberflächen-substrat 78 wird unter Verringerung des Haftvermögens 77 zwischen ihm und der Lasardiode durch Abkühlen unter die Raumtemperatur von der Lasardiode 80 abgezogen. Durch diesen Schritt werden die

20

Lasardiode 80 und die Fotodiode 50 aufeinander-gestapelt, und es wird ein Dünnschicht-Bauteil 9 erhalten, das vom hinteren Trägersubstrat 59 getragen wird. Die Fläche der Lasardiode 80 ist kleiner als diejenige der Fotodiode 50, um zu vermeiden, dass die Lasardiode alles auf die Fotodiode 50 fallende Licht ausblendet, und sie ist zu einer Seite der Oberfläche der Fotodiode 50 hin positioniert.

Unter Bezugnahme auf Fig. 27B wird nun die Wirkung des auf die oben beschriebene Weise hergestellten Dünnschicht-Bauteils 9 beschrieben. Wenn mittels der Elektroden-schichten 89 und 85 ein Strom durch die Lasardiode 80 geschickt wird, wird das in der aktiven Schicht 81 erzeugte Licht durch den ersten Reflektor 88 und den zweiten Reflektor 90 wiederholt reflektiert, und es wird als Laserschwingung bezeichnete Lichtresonanz erzeugt. Das durch Laserschwingung verstärkte Licht wird durch den zweiten Reflektor 90 emittiert, wie es durch das Bezugszeichen L1 in Fig. 27B gekennzeichnet ist.

Innerhalb der Fotodiode 50 wird über die Elektroden-schicht 55 der negativen Elektrode und die positive Elektrode 58 eine Sperrspannung an die p-Schicht 53b und die n-Schicht 53a angelegt. Wenn durch die transparente Schutz-schicht 54 Licht einfällt, wie durch das Bezugszeichen L2 in Fig. 27B gekennzeichnet, fließt wegen des fotovoltaischen Effekts in der Übergangsfläche zwischen der p-Schicht 53b und der n-Schicht 53a ein Strom, der das Ausgangssignal bildet.

Beim Dünnschicht-Bauteil dieses Ausführungsbeispiels sind die Lasardiode 80 und die Fotodiode 50 integral ausgebildet. Im Ergebnis kann die Fotodiode 50 von der Lasardiode 80 emittiertes Licht, das durch ein Objekt reflektiert und zurückgeliefert wurde, erfassen. Demgemäß kann das Dünnschicht-Bauteil als Sensor z. B. zum Erfassen des Vorhandenseins oder Fehlens eines Objekts verwendet werden.

Die Fotodiode 50 und die Lasardiode 80 sind elektrisch in Reihe geschaltet, wobei der Lötlittel-Kontakthöcker 61 eingebettet ist. Im Ergebnis kann Energie, wie sie sowohl für die Fotodiode 50 als auch die Lasardiode 80 erforderlich ist, zugeführt werden, wenn die Elektroden-schicht 58 der Fotodiode 50 und die Elektroden-schicht 89 der Lasardiode 80 mit dem Potential einer externen Spannungsversorgung bzw. Massepotential verbunden sind.

Obwohl die Erfindung durch verschiedene Ausführungsbeispiele und Modifizierungen derselben beschrieben wurde, ist sie nicht hierauf beschränkt, sondern kann noch anders realisiert und modifiziert werden. Z. B. können das vordere und hintere Trägersubstrat bei den oben beschriebenen Ausführungsbeispielen aus EVA (Ethylenvinylacetat) bestehen, das bei hoher Temperatur Haftvermögen zeigt. In diesem Fall ist für den Verbindungsvorgang durch das vordere und hintere Trägersubstrat kein Kleber erforderlich.

Beim ersten bis dritten Ausführungsbeispiel erfolgte eine Beschreibung dahingehend, dass die Bauteilschichten 20 und 40 einen CMOS-Transistor bilden. Jedoch können die Bauteilschichten 20 und 40 aktive Bauteile wie Transistoren, außer CMOS- und Diodenbauteilen, passive Bauteile wie Widerstände und Kondensatoren sowie fotoelektrische Wandlerelemente wie Fotodioden und Lasardiolen bilden. Es besteht Anwendbarkeit auch bei CPUs, DRAMs oder dergleichen.

Beim ersten bis dritten Ausführungsbeispiel wird die Halbleiterschicht 13 epitaktisch auf das Halbleitersubstrat 11 aus Silicium aufgewachsen, wodurch die poröse Schicht 12 eingebettet wird. Jedoch kann das Halbleitersubstrat 11 aus Germanium (Ge) bestehen, und die Halbleiterschicht 13 wird heteroepitaktisch darauf aufgewachsen. Außerdem kann ein Material mit geringer Fehlanpassung zur Gitterkonstante von Silicium heteroepitaktisch auf das Halbleiter-

DE 100 47 963 A 1

21

substrat 11 aus Silicium aufgewachsen werden, Z. B. können auf das Halbleitersubstrat 11 aus Silicium SiGe (Siliciumgermanium), Ge, GaAs (Galliumarsenid) oder dergleichen in der genannten Reihenfolge heteroepitaktisch aufgewachsen werden.

Bei den oben angegebenen Ausführungsbeispielen bestehen das vordere und das hintere Trägersubstrat aus einer Kunststoffplatte oder dergleichen. Statt einer Kunststoffplatte kann Metall, einschließlich Metallfasern, porösem Material oder dergleichen, Keramik, einschließlich Keramikfasern, poröser Keramik oder dergleichen, oder andere Fasern wie Papier, Hanf, Baumwolle verwendet werden.

Bei den oben angegebenen Ausführungsbeispielen wird, wie z. B. gemäß den Fig. 5A und 5B, die Bauteilschicht auf dem Halbleitersubstrat hergestellt, und das Halbleitersubstrat wird von der porösen Schicht abgezogen, nachdem das Trägeroberflächensubstrat an der Bauteilschicht angebracht wurde. Jedoch kann, nachdem das Trägeroberflächensubstrat am Halbleitersubstrat angebracht und dann das letztere von der porösen Schicht abgezogen wurde, die Bauteilschicht auf der porösen Schicht hergestellt werden, die auf der Seite des Trägeroberflächensubstrats verblieb. In diesem Fall wird als Kleber zum Befestigen des Trägeroberflächensubstrats am Halbleitersubstrat ein Material mit hervorragender Wärmebeständigkeit und einem linearen Expansionskoeffizienten, der ungefähr dem von Silicium entspricht, verwendet. Die Bauteilschicht wird unter der Wärmebeständigkeitstemperatur des Klebers hergestellt.

Wie oben beschrieben, wird gemäß dem erfindungsgemäßen Verfahren zum Herstellen eines Dünnschicht-Bauteils dieses durch Kombinieren mehrerer Bauteileinheiten hergestellt. Im Ergebnis besteht für das Verfahren zum Herstellen der Bauteilschicht keine Beschränkung, abweichend vom Fall, in dem mehrere Bauteilschichten der Reihe nach aufgestapelt werden. Dies ermöglicht es, ein Verfahren zum Herstellen einer Bauteilschicht innerhalb kurzer Zeit zu wählen. Im Ergebnis ist der Durchsatz beim Herstellprozess für die Schicht des Dünnschicht-Bauteils erhöht. Da das Trägersubstrat die Bauteilschicht trägt, ist es möglich, dünne Bauteilschichten von z. B. 1 µm Dicke zu kompensieren.

Bei einem erfindungsgemäßen Verfahren zum Herstellen eines Dünnschicht-Bauteils wird eine Halbleiterschicht mit Bauteilschichten auf ihrer Vorder- und Rückseite hergestellt. Dies ermöglicht einfaches Herstellen des Dünnschicht-Bauteils mit mehreren Bauteilschichten.

Beim erfindungsgemäßen Dünnschicht-Bauteil erfasst die Fotodetektorschicht Licht, das von der Schicht des Licht emittierenden Bauteils emittiert wird und durch ein Objekt reflektiert und zurückgestrahlt wird. Im Ergebnis kann ein einzelnes Bauteil das Durchlaufen eines Objekts erkennen, was im Allgemeinen durch zwei unabhängige Bauteile ausgeführt wird.

Patentansprüche

1. Verfahren zum Herstellen eines Dünnschicht-Bauteils mit mehreren Bauteilschichten, mit den folgenden Schritten:

- Herstellen mehrerer Bauteileinheiten (2, 4), mit jeweils einem Trägersubstrat (17, 36), das eine Bauteilschicht (20, 40) trägt; und
- Kombinieren der mehreren Bauteileinheiten, um so das Dünnschicht-Bauteil herzustellen.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, dass von den mehreren Bauteileinheiten zwei Bauteileinheiten (2, 4) so aneinander befestigt werden, dass ihre jeweilige Bauteilschichten (20, 40) einander zugewandt sind.

22

3. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass beim Verbinden der zwei Bauteileinheiten (2, 4) ein leitendes Element (19a, 19b, 19c) zwischen den zwei Bauteilschichten (20, 40) eingebettet wird.

4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, dass das leitende Element Lötmitte-Kontakthöcker (19a, 19b, 19c) sind.

5. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass mindestens eine der Bauteilschichten (20, 40) ein aktives oder ein passives Bauteil bildet.

6. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass mindestens eine der Bauteilschichten ein Licht ermittelndes Bauteil (80) bildet.

7. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass mindestens eine der Bauteilschichten einen Licht empfangenden Fotodetektor (50) bildet.

8. Verfahren nach einem der vorstehenden Ansprüche, gekennzeichnet durch die folgenden Schritte:

- Abziehen eines der Trägersubstrate (17, 36) von zumindest bereits aufgestapelten zwei Bauteileinheiten (2, 4); und
- Verbinden einer anderen Bauteileinheit der mehreren Bauteileinheiten in solcher Weise, dass die Bauteilschichten im abgezogenen Gebiet des Trägersubstrats einander zugewandt sind.

9. Verfahren nach einem der vorstehenden Ansprüche, dadurch gekennzeichnet, dass der Schritt des Herstellens der Bauteileinheit (2, 4) den Schritt des Herstellens der Bauteilschicht (20, 40) auf der Oberfläche eines Halbleitersubstrats (11) aufweist.

10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass das Halbleitersubstrat (11) im Schritt des Herstellens der Bauteileinheit (2, 4) als Trägersubstrat verwendet wird.

11. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass an der Bauteilschicht (20, 40) ein anderes klebendes Substrat als das Halbleitersubstrat befestigt wird und das klebende Substrat als Trägersubstrat verwendet wird.

12. Verfahren nach Anspruch 11, dadurch gekennzeichnet, dass ein Kleber verwendet wird, dessen Haftvermögen sich abhängig von der Temperatur ändert.

13. Verfahren nach Anspruch 11, dadurch gekennzeichnet, dass der Schritt des Herstellens der Bauteileinheit (2, 4) die folgenden Schritte umfasst:

- Herstellen einer porösen Schicht in der Nähe der Oberfläche des Halbleitersubstrats (11) auf einer Seite, um die Bauteilschicht (20, 40) herzustellen;
- Herstellen der Bauteilschicht auf der Oberfläche der porösen Schicht; und
- Abtrennen des klebenden Substrats und der Bauteilschicht vom Halbleitersubstrat, nachdem das klebende Substrat an der Bauteilschicht befestigt wurde.

14. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass die Bauteilschicht (20, 40) auf dem Halbleitersubstrat ohne dazwischen liegende poröse Schicht hergestellt wird und im Schritt des Herstellens der Bauteileinheit dieselbe durch die Bauteilschicht und das Halbleitersubstrat gebildet wird.

15. Verfahren nach Anspruch 14, dadurch gekennzeichnet, dass die Bauteileinheit (2, 4), bei der das Halbleitersubstrat die Bauteilschicht (20, 40) trägt, an der anderen Bauteileinheit befestigt wird, bei der die

DE 100 47 963 A 1

23

24

andere Bauteilschicht im Schritt des Verbindens an einem anderen klebenden Substrat als dem Halbleitersubstrat befestigt wird.

16. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass das Halbleitersubstrat (11) aus Silicium (Si) oder Germanium (Ge) hergestellt wird.

17. Verfahren nach Anspruch 9, dadurch gekennzeichnet, dass die Bauteilschicht (20, 40) durch epitaktisches oder heteroepitaktisches Wachstum auf dem Halbleitersubstrat (11) hergestellt wird.

18. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass im Schritt des Verbindens der Bauteileinheit zwei Bauteileinheiten (2, 4) unter Verwendung eines Klebers aneinander befestigt werden.

19. Verfahren nach Anspruch 18, dadurch gekennzeichnet, dass ein Kleber aus isolierendem Material verwendet wird.

20. Verfahren nach Anspruch 18, dadurch gekennzeichnet, dass ein Trägersubstrat mit Durchgangslöchern verwendet wird, die ein Flussmittel zum Lösen des Klebers hindurchtreten lassen.

21. Verfahren nach Anspruch 18, dadurch gekennzeichnet, dass der Kleber in einen vorgegebenen Raum auf der der Bauteilschicht zugewandten Seite des Trägersubstrats eingebracht wird.

22. Verfahren nach Anspruch 2, dadurch gekennzeichnet, dass mehrere Bauteilschichten auf einem Trägersubstrat aufgebracht werden.

23. Verfahren zum Herstellen eines Dünnfilm-Bauteils mit mehreren Bauteilschichten, mit den folgenden Schritten:

- Herstellen einer internen Isolierschicht (130) aus einem isolierenden Material in einer Halbleiterschicht (13) mit einem Paar Oberflächen;
- Herstellen einer ersten Bauteilschicht (20) auf einer Seite der Halbleiterschicht und
- Herstellen einer zweiten Bauteilschicht (40) auf der anderen Seite der Halbleiterschicht.

24. Verfahren nach Anspruch 23, dadurch gekennzeichnet, dass im Schritt des Herstellens der internen Isolierschicht (130) Ionen in die Halbleiterschicht (13) implantiert werden.

25. Verfahren nach Anspruch 23, dadurch gekennzeichnet, dass die Halbleiterschicht (13) auf einem eine poröse Schicht einbettenden Halbleitersubstrat hergestellt wird.

26. Verfahren nach Anspruch 25, dadurch gekennzeichnet, dass die poröse Schicht durch Anodisieren auf dem Halbleitersubstrat hergestellt wird.

27. Verfahren nach Anspruch 23, dadurch gekennzeichnet, dass die Halbleiterschicht durch epitaktisches Wachstum auf dem Halbleitersubstrat hergestellt wird.

28. Dünnfilm-Bauteil mit mehreren Bauteilschichten (20, 40), das eine Licht emittierende Bauteilschicht (80) und eine Licht empfangende Fotodetektorschicht (50) aufweist.

29. Dünnfilm-Bauteil nach Anspruch 28, dadurch gekennzeichnet, dass die Licht emittierende Bauteilschicht (50) unter Verwendung eines Klebers an der Fotodetektorschicht (80) befestigt wird.

30. Dünnfilm-Bauteil nach Anspruch 29, dadurch gekennzeichnet, dass die Licht emittierende Bauteilschicht (50) so hergestellt wird, dass sie Licht im Wesentlichen rechtwinklig zu einer Oberfläche emittiert.

Hierzu 24 Seite(n) Zeichnungen

- Leerseite -

THIS PAGE LEFT BLANK

ZEICHNUNGEN SEITE 1

Nummer:
Int. Cl.7:
Offenlegungstag:

DE 100 47 963 A1
H01 L 25/04
29. März 2001

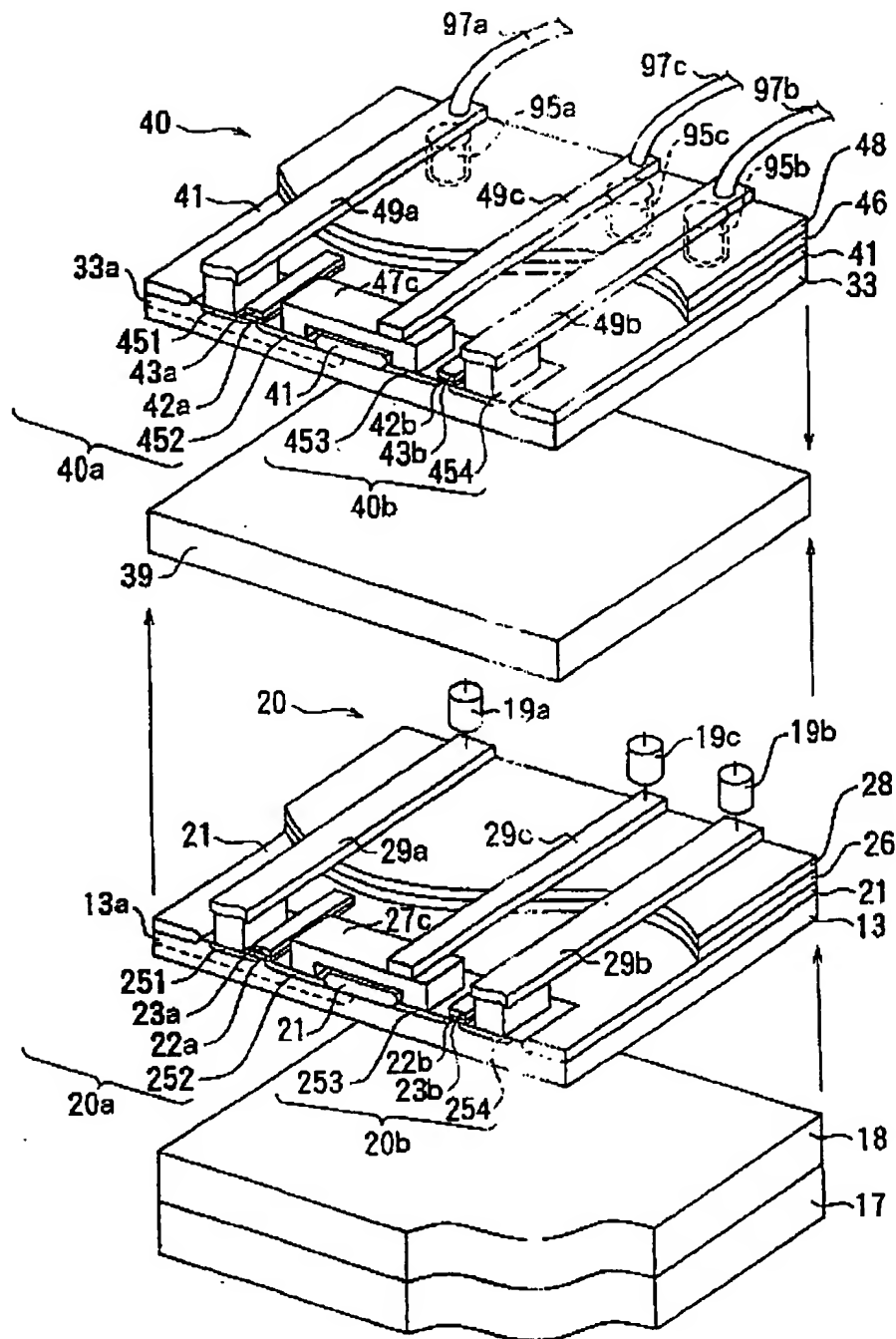


FIG.1

102 013/142

ZEICHNUNGEN SEITE 2

Nummer:

DE 100 47 963 A1

Int. Cl.?

H 01 L 25/04

Offenlegungstag:

29. März 2001

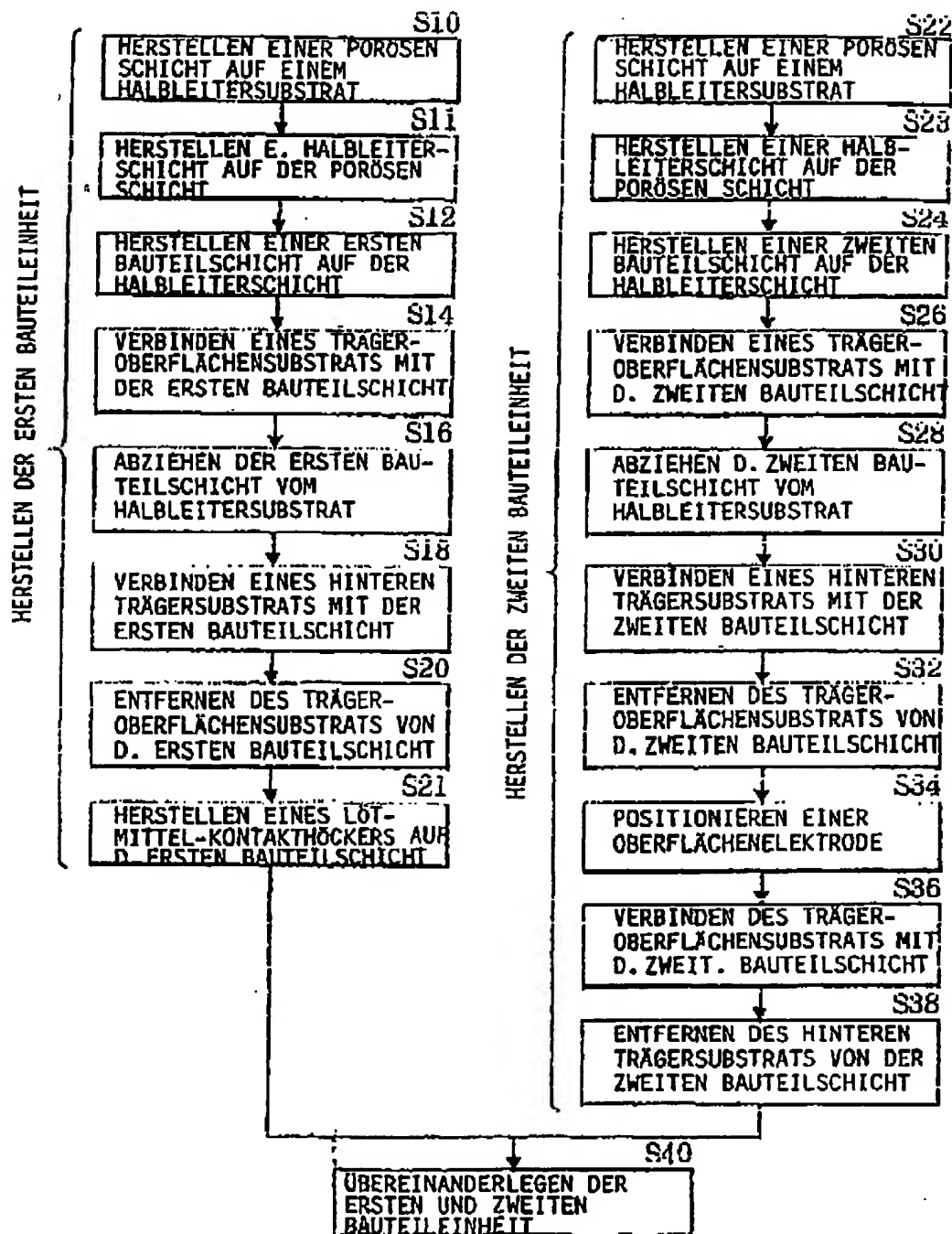


FIG.2

102 013/142

ZEICHNUNGEN SEITE 3

Nummer:
Int. Cl. 7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.3A



FIG.3B



FIG.3C

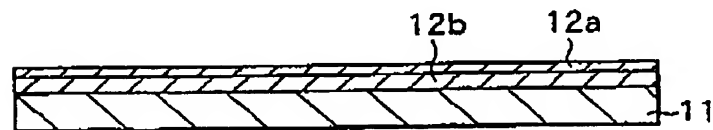
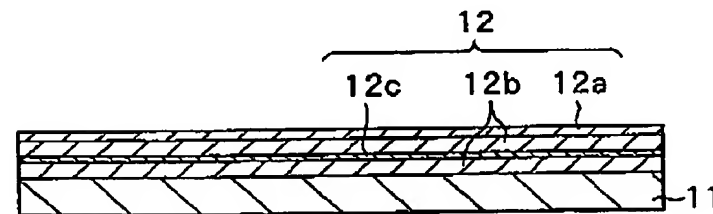


FIG.3D

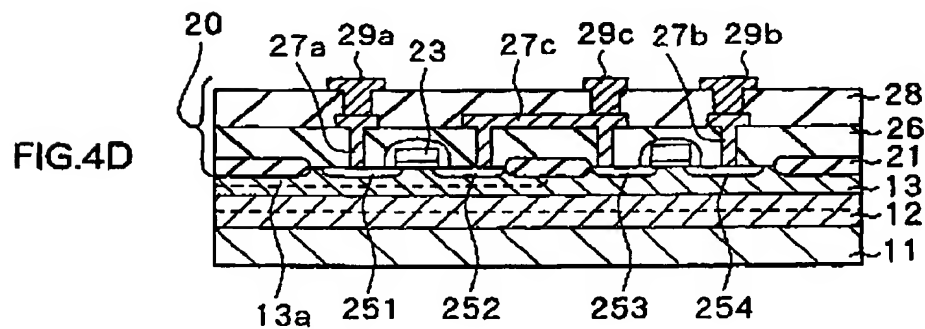
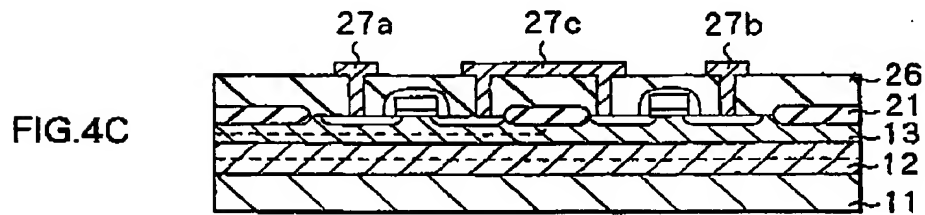
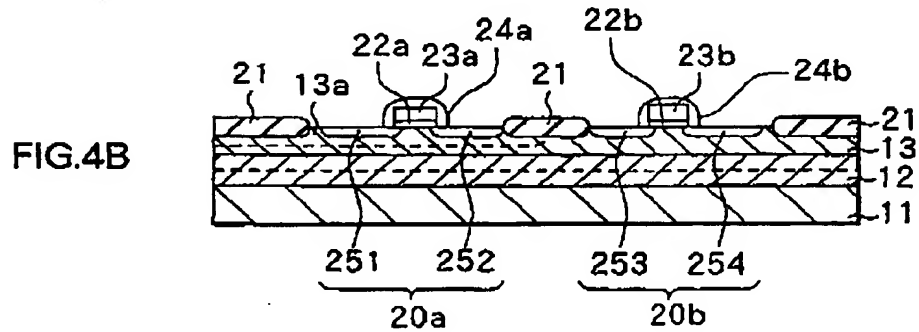
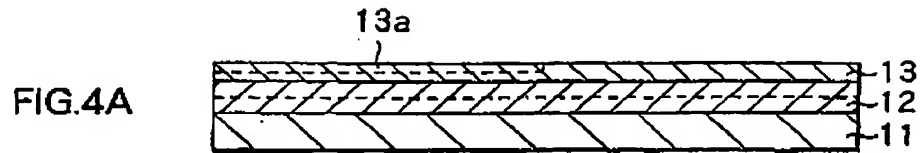


102 013/142

ZEICHNUNGEN SEITE 4

Nummer:
Int. Cl.7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001



102 013/142

ZEICHNUNGEN SEITE 5

Nummer:
Int. Cl. 7:
Offenlegungstag:DE 100 47 983 A1
H 01 L 25/04
29. März 2001

FIG.5A

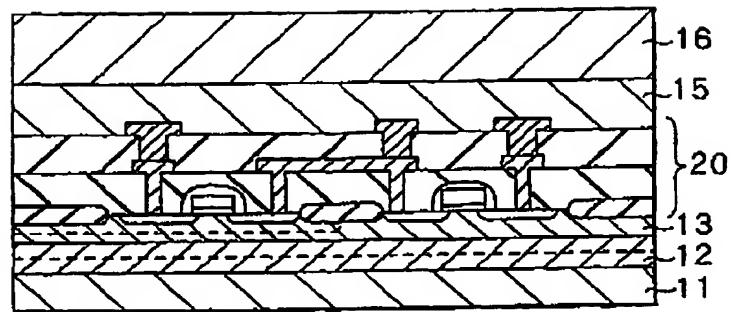


FIG.5B

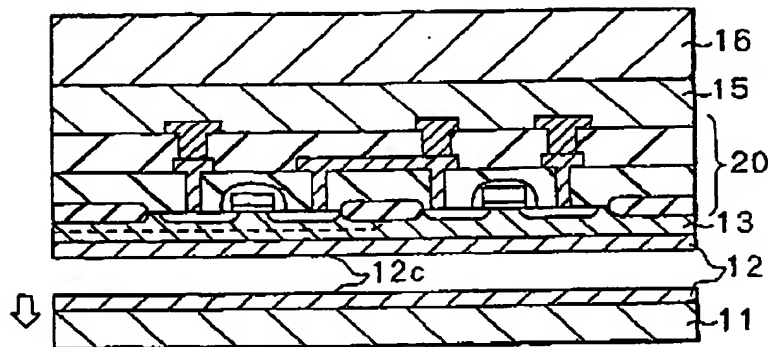
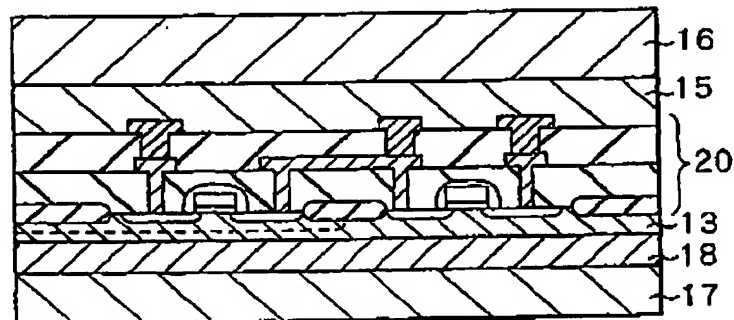


FIG.5C



102 013/142

ZEICHNUNGEN SEITE 6

Nummer:
Int. Cl.?
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.6A

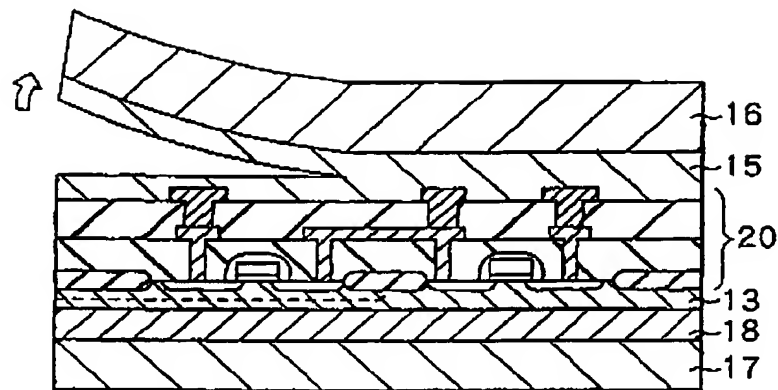
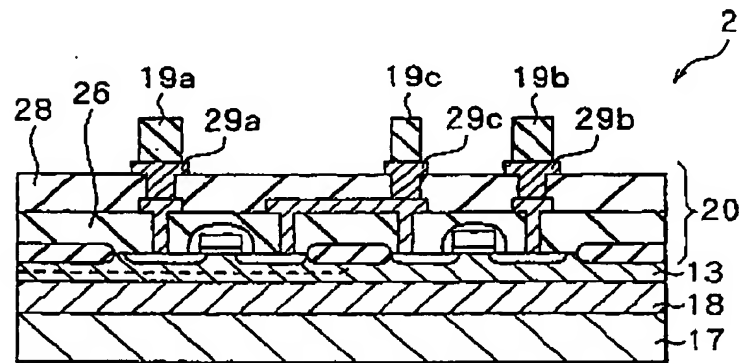


FIG.6B

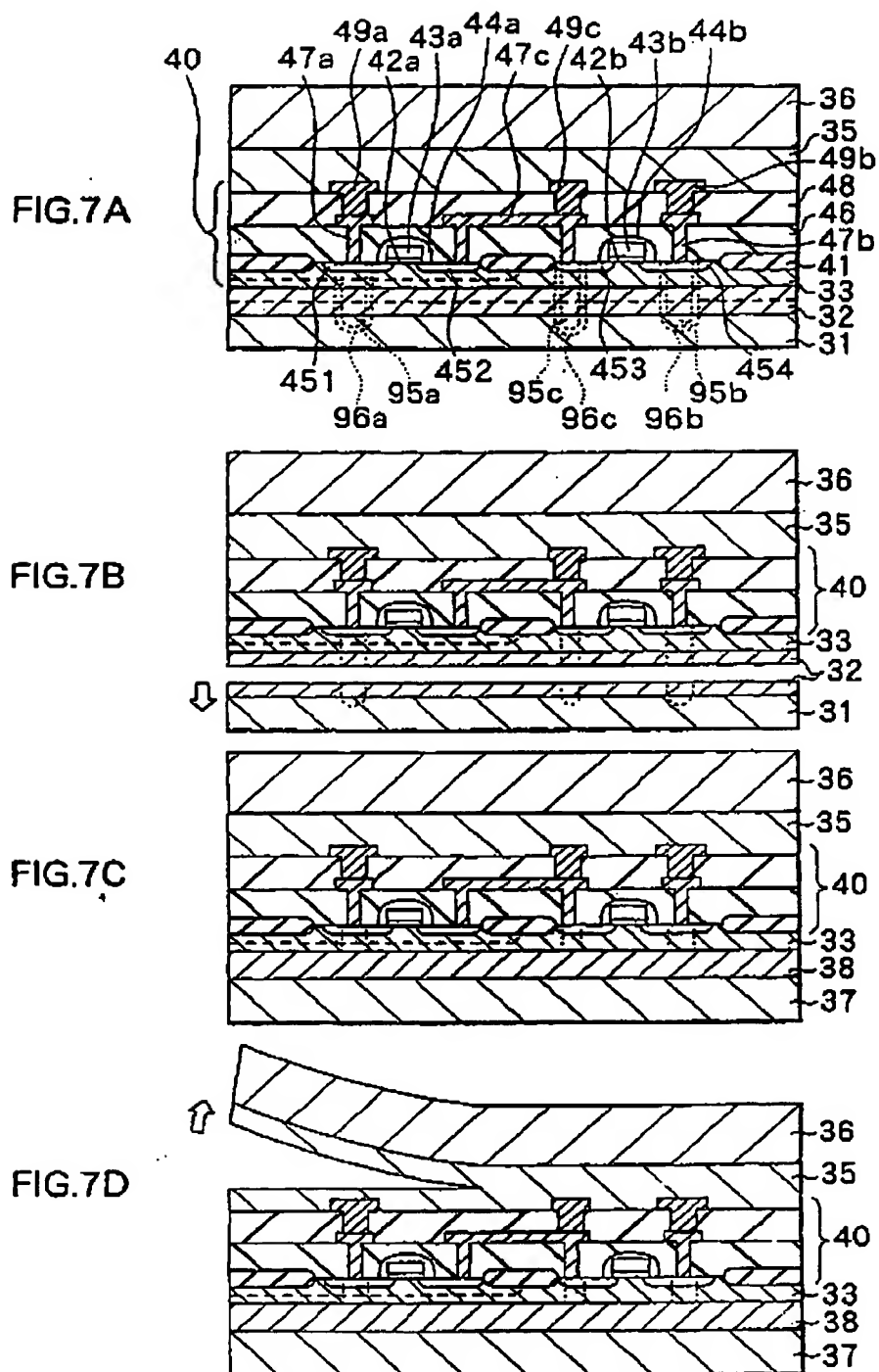


102 013/142

ZEICHNUNGEN SEITE 7

Nummer:
Int. Cl. 7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001



102 013/142

ZEICHNUNGEN SEITE 8

Nummer:
Int. Cl. 7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.8A

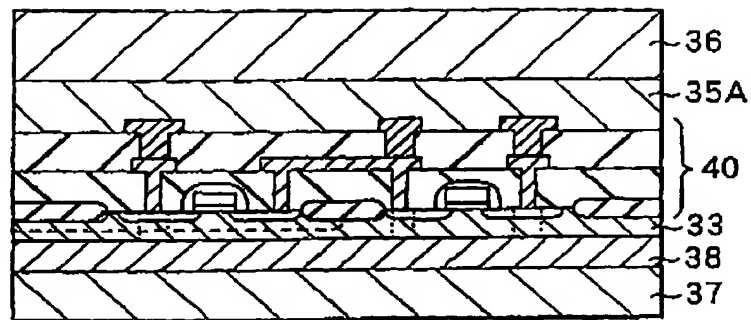


FIG.8B

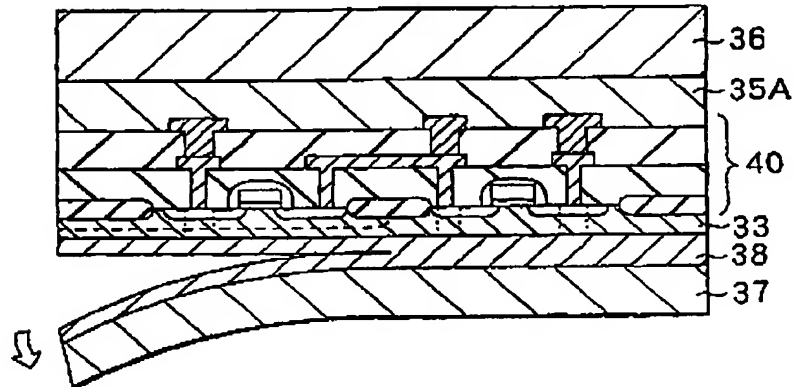
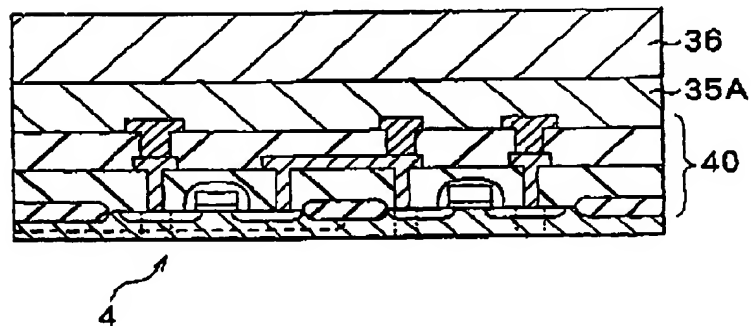


FIG.8C



102 013/142

ZEICHNUNGEN SEITE 9

DE 100 47 963 A1
H01L 25/04
Offenlegungstag:

DE 100 47 963 A1
H01L 25/04
29. März 2001

FIG.9A

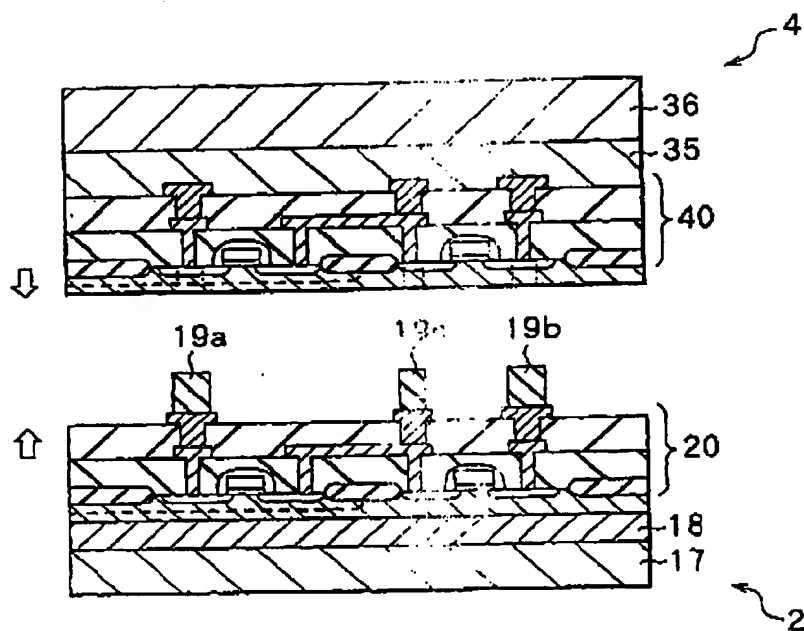
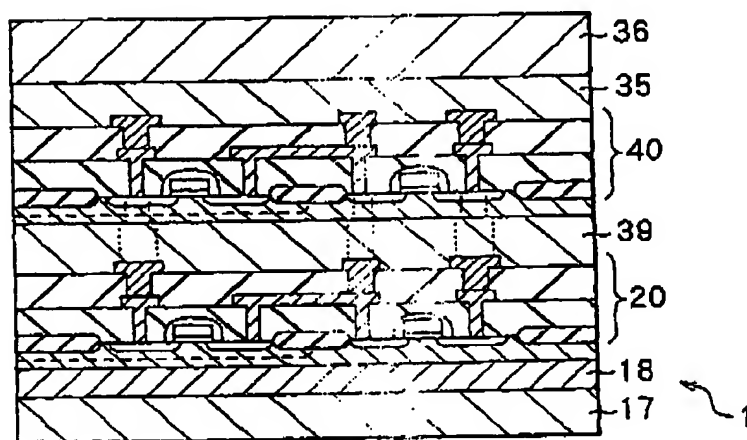


FIG.9B



ZEICHNUNGEN SEITE 10

Nummer:
Int. Cl.7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.10A

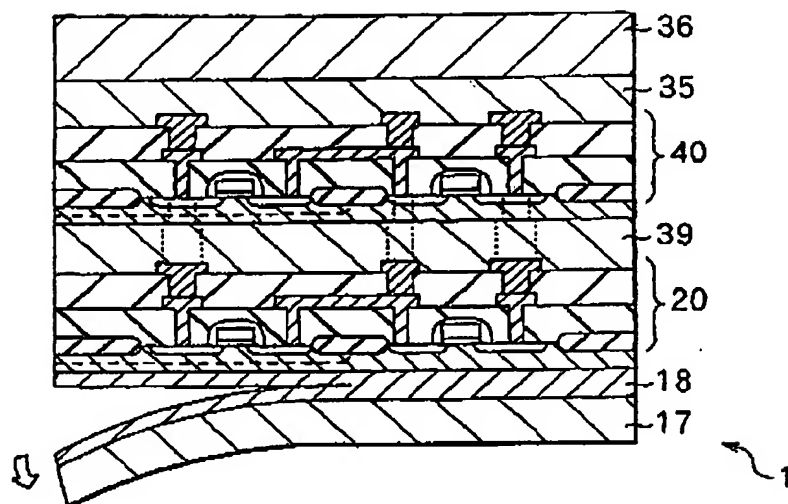
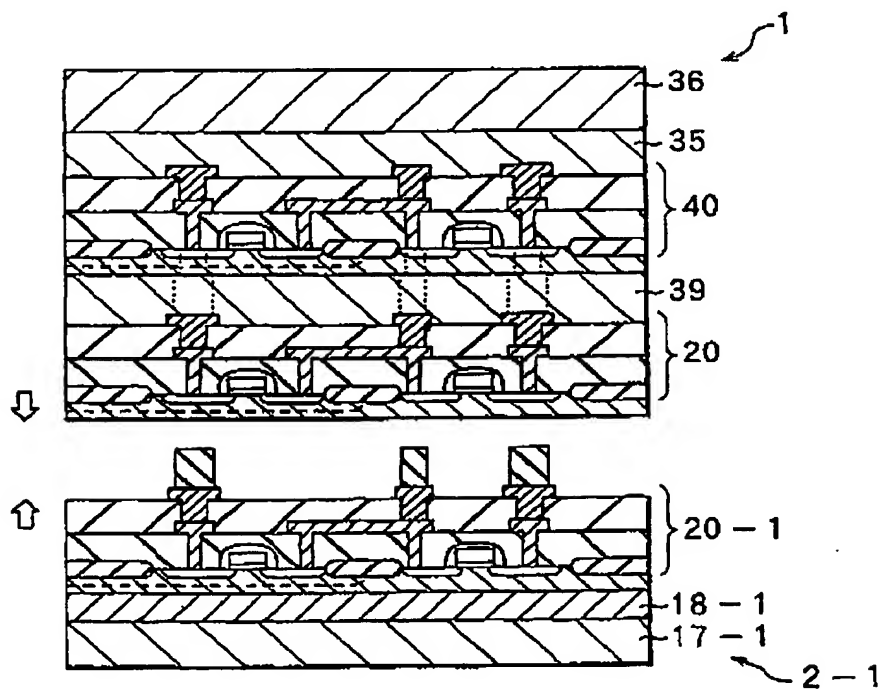


FIG.10B



102 013/142

ZEICHNUNGEN SEITE 11

Nummer:
Int. Cl.7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

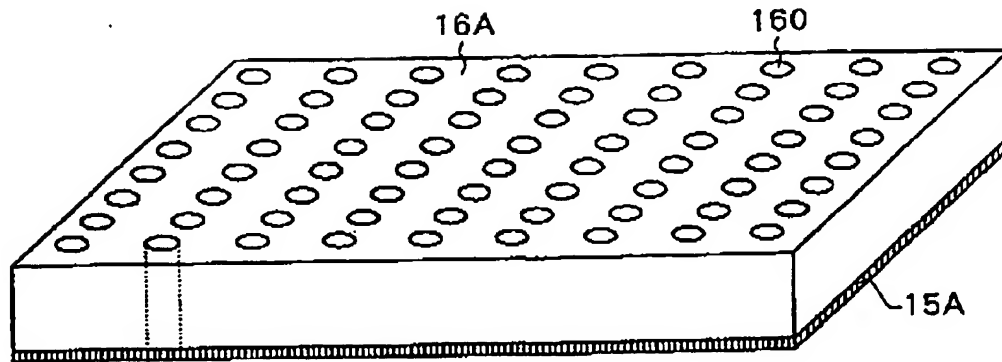


FIG. 11

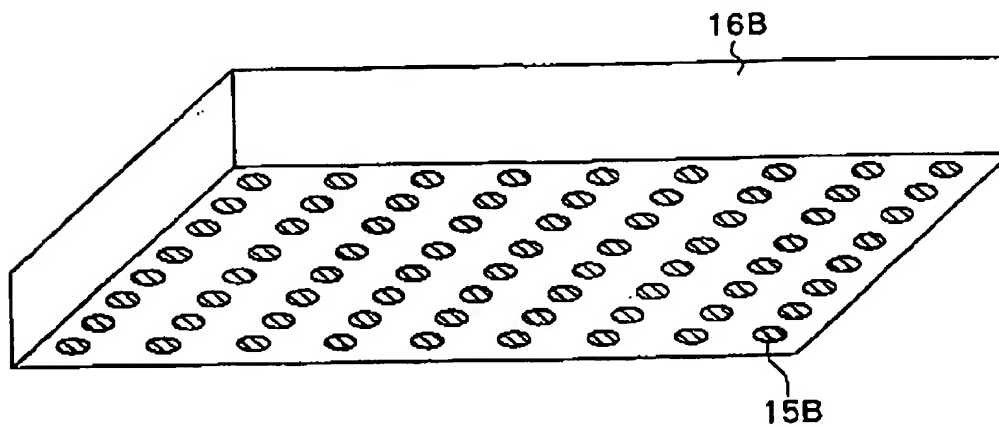


FIG. 12

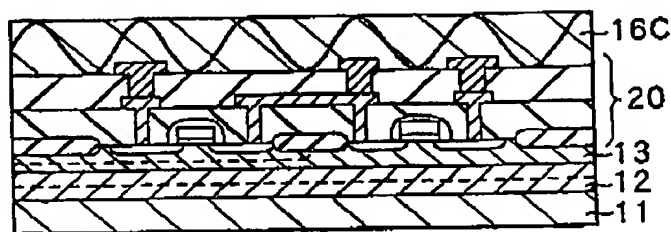


FIG. 13

102 013/142

ZEICHNUNGEN SEITE 12

Nummer:

DE 100 47 983 A1

Int. Cl.7:

H01L 25/04

Offenlegungstag:

29. März 2001

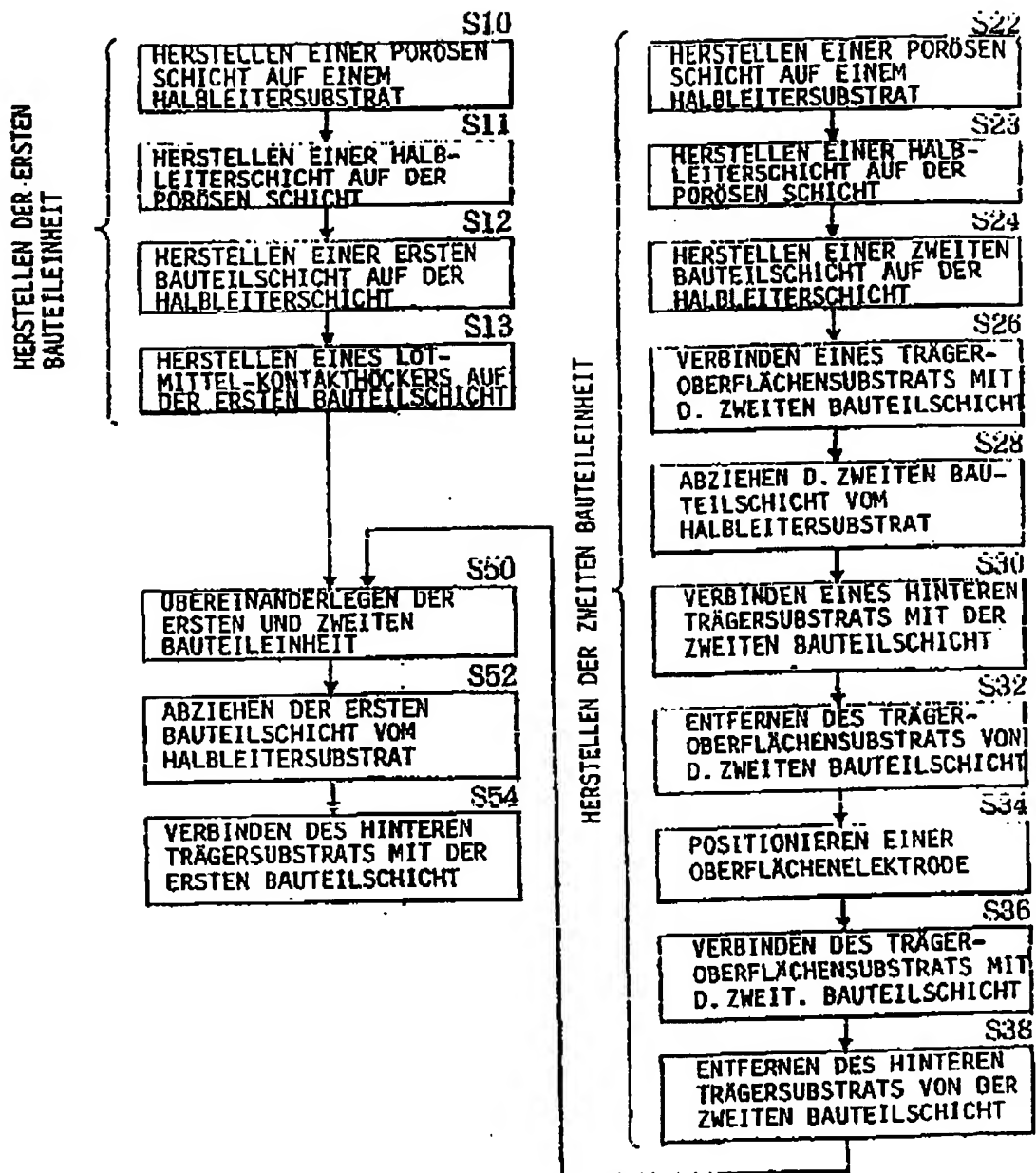


FIG.14

102 013/142

ZEICHNUNGEN SEITE 13

Nummer:
Int. Cl. 7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.15A

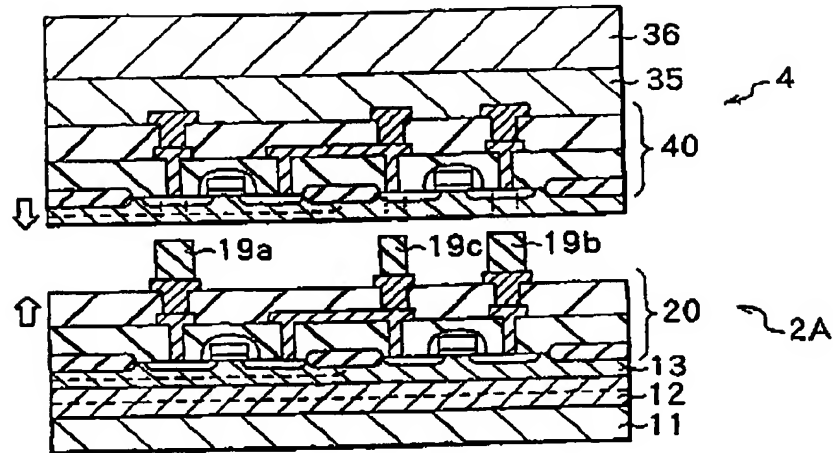


FIG.15B

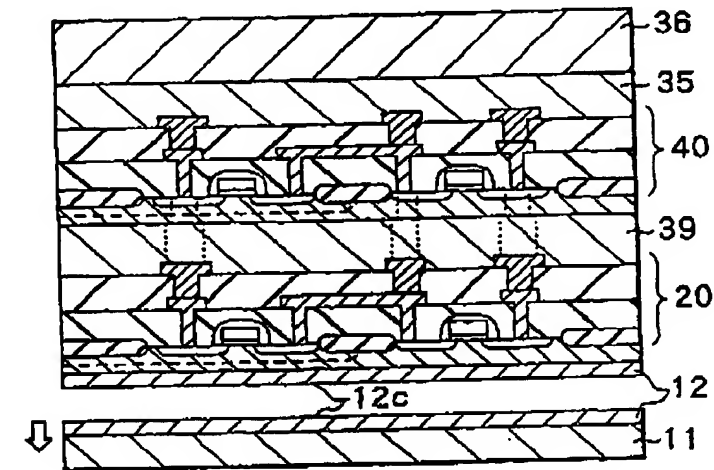
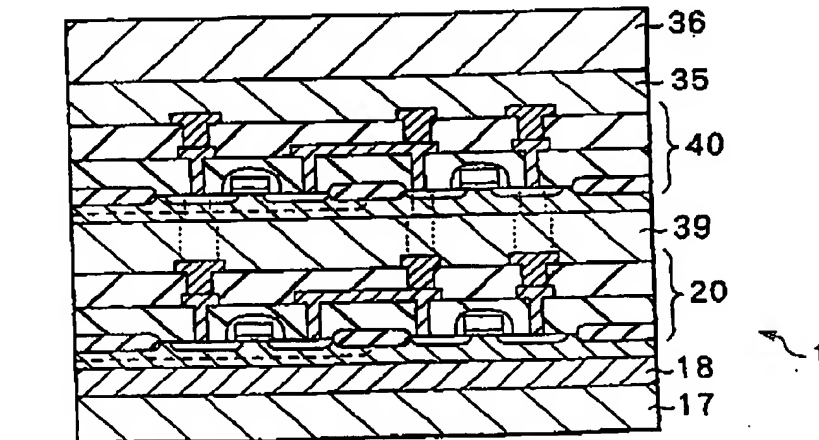


FIG.15C



ZEICHNUNGEN SEITE 14

Nummer:
Int. Cl.7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

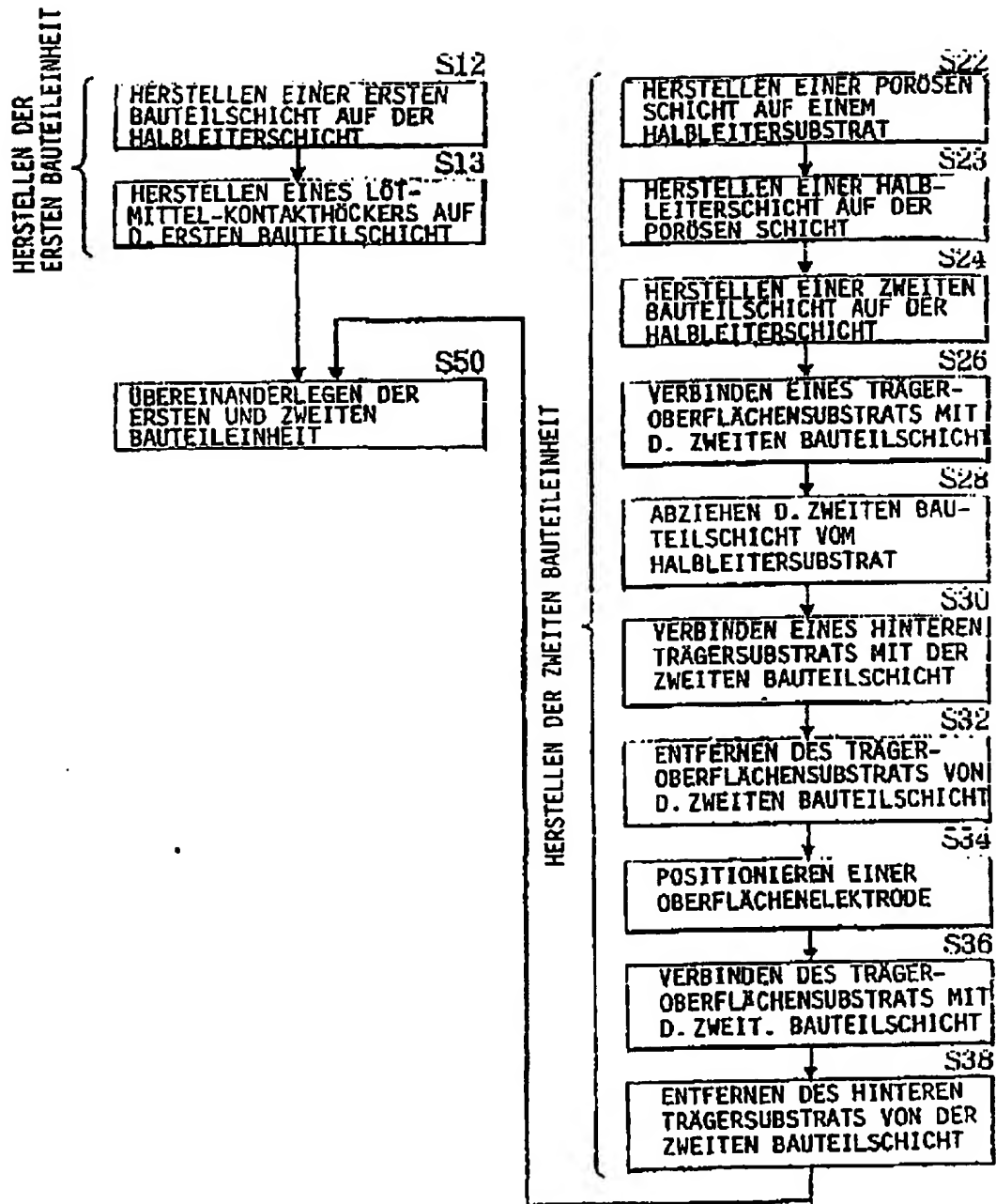


FIG.16

102 013/142

ZEICHNUNGEN SEITE 15

Nummer:
Int. Cl. 7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.17A

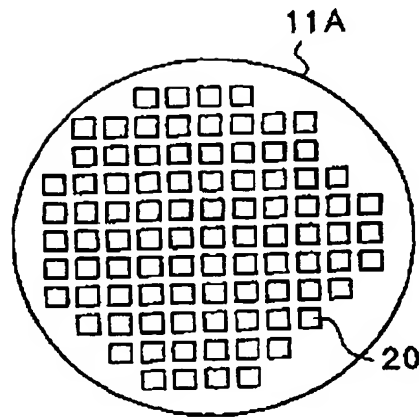
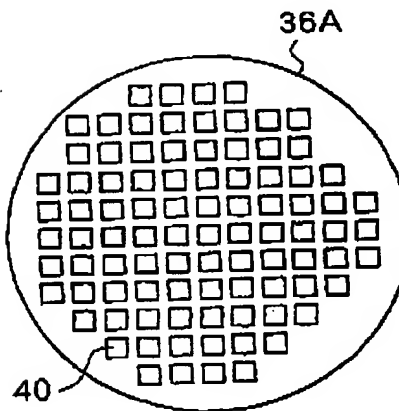


FIG.17B



ZEICHNUNGEN SEITE 16

Nummer:
Int. Cl. 7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.18A

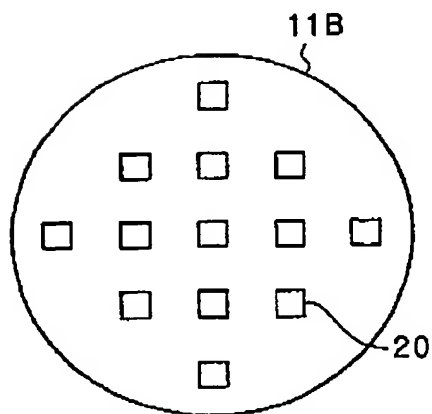


FIG.18B

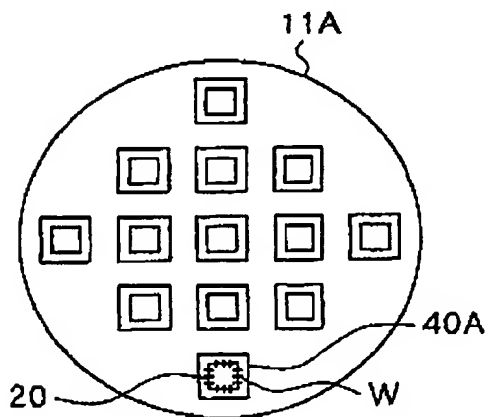
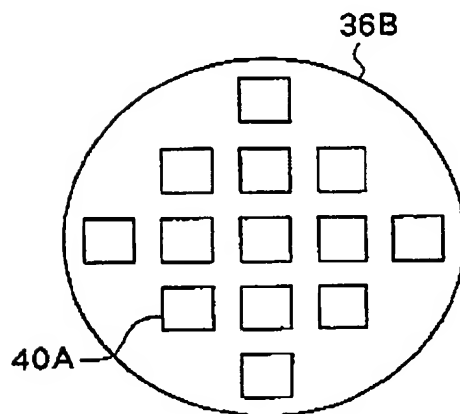


FIG.19

102 013/142

ZEICHNUNGEN SEITE 17

Nummer:
Int. Cl. 7:
Offenlegungstag:

DE 100 47 983 A1
H 01 L 25/04
29. März 2001

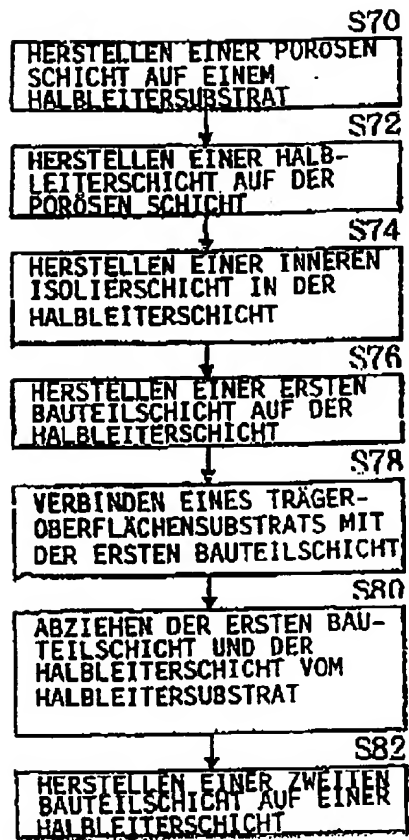


FIG.20

ZEICHNUNGEN SEITE 18

Nummer:
Int. Cl.7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.21A

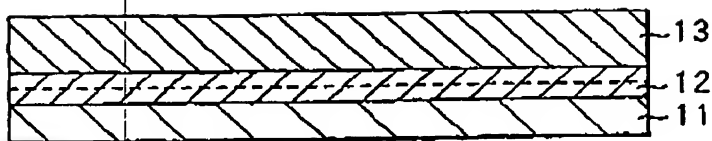


FIG.21B

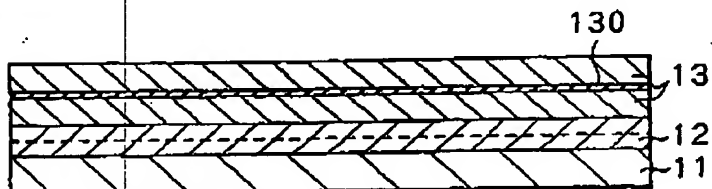


FIG.21C

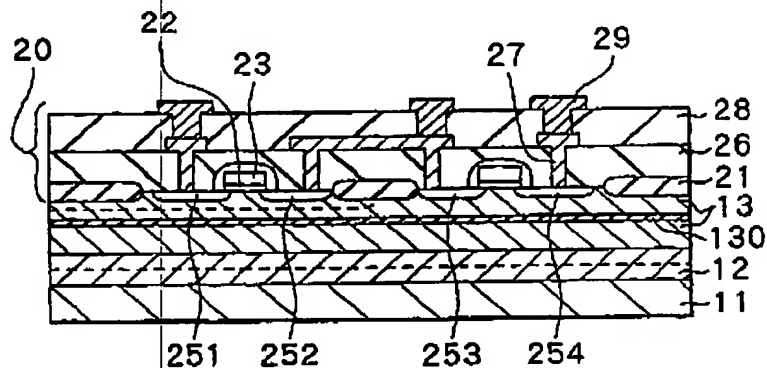
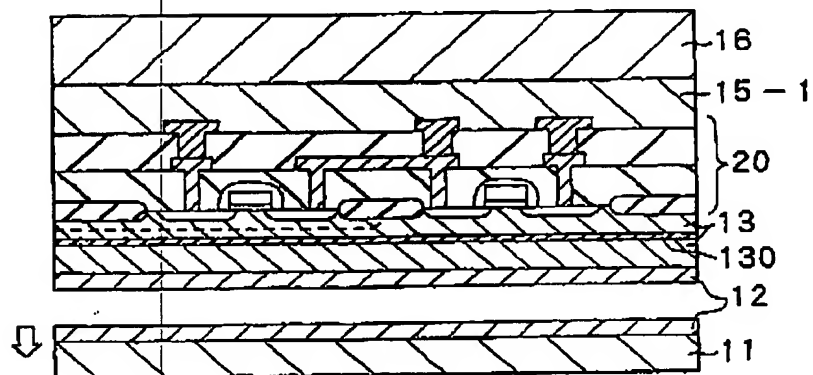


FIG.21D



102 013/142

ZEICHNUNGEN SEITE 19

Nummer:
Int. Cl. 7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.22A

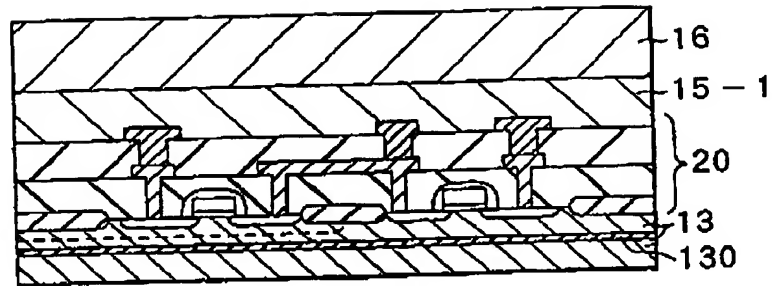
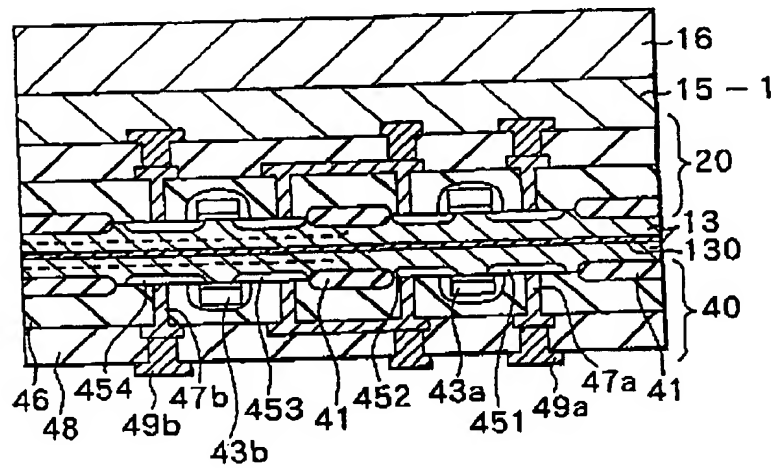


FIG.22B



102 013/142

ZEICHNUNGEN SEITE 20

Nummer:
Int. Cl. 7:
Offenlegungstag:DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.23A

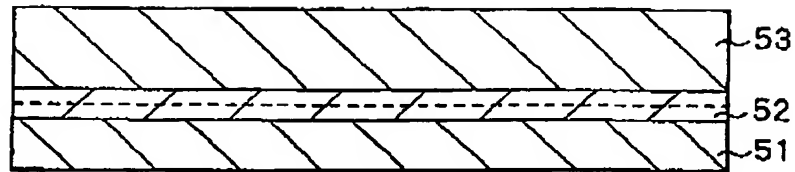


FIG.23B

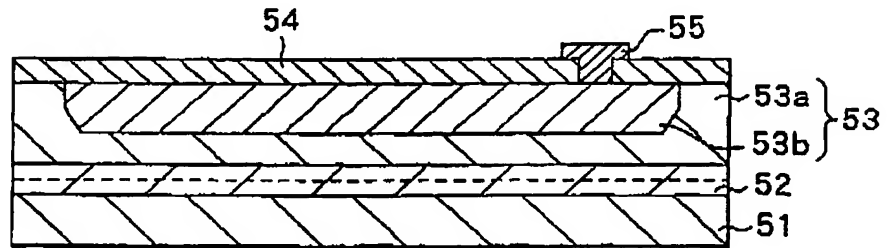


FIG.23C

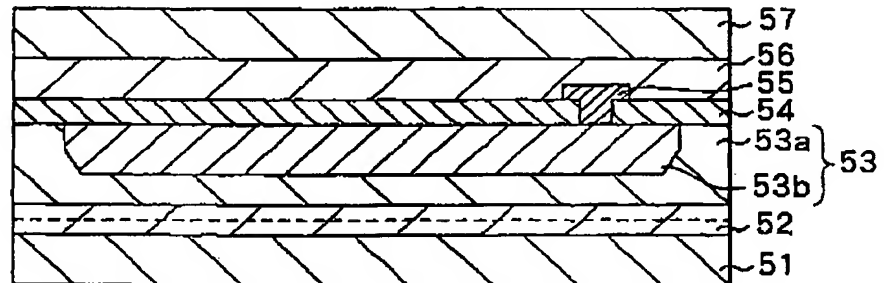
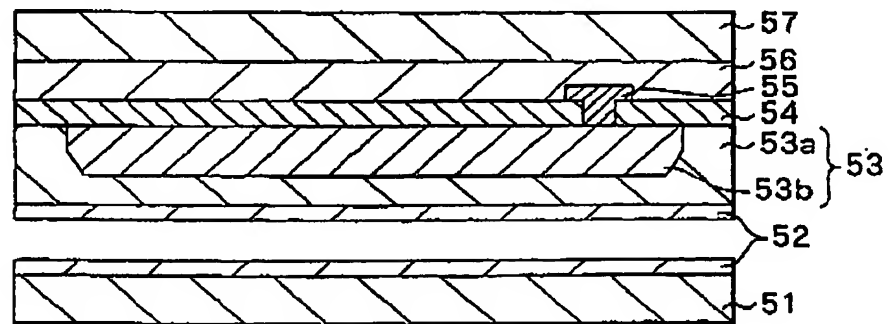
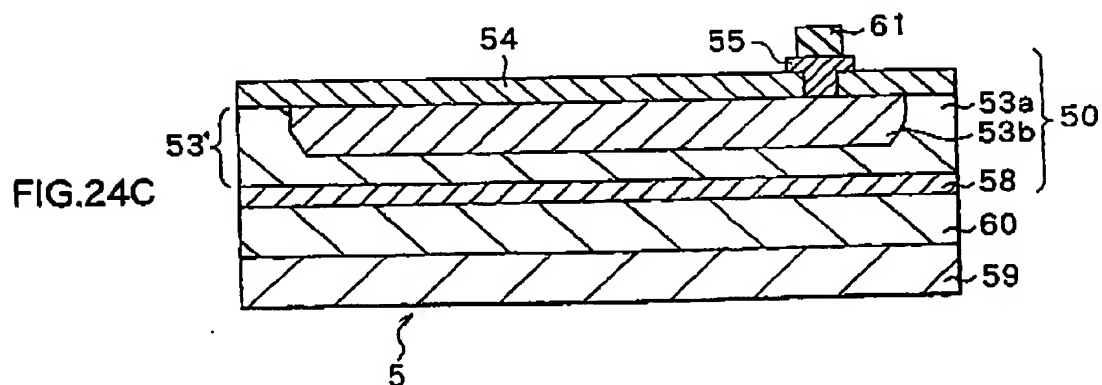
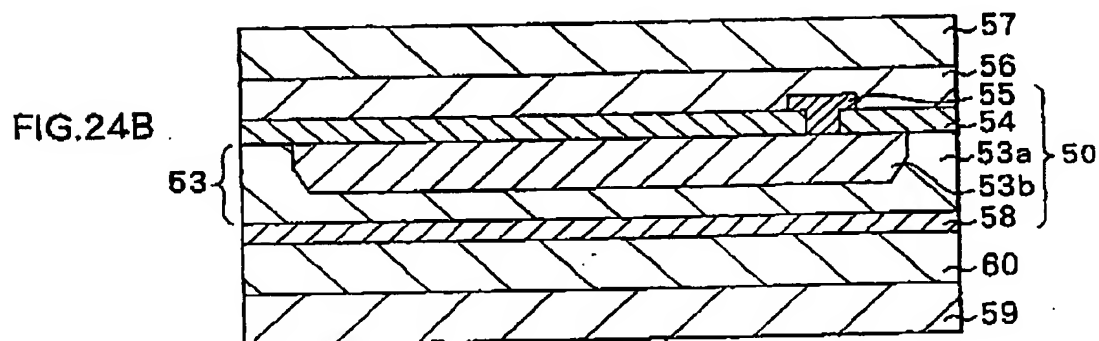
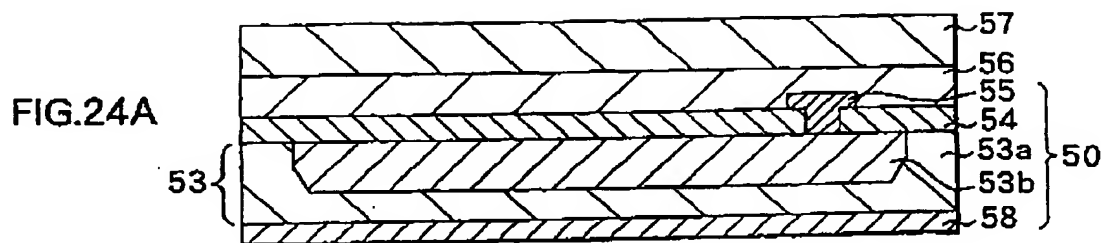


FIG.23D



ZEICHNUNGEN SEITE 21

Nummer:
Int. Cl.?
Offenlegungstag:DE 100 47 963 A1
H01L 25/04
29. März 2001

ZEICHNUNGEN SEITE 22

Nummer:
Int. Cl.?
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.25A

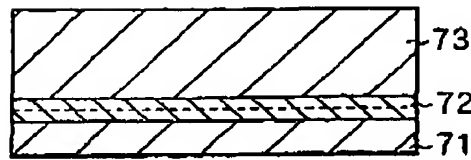


FIG.25B

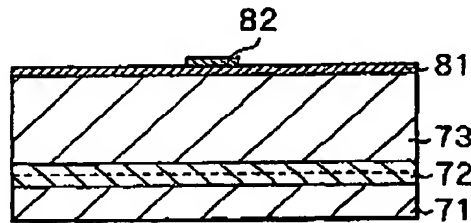


FIG.25C

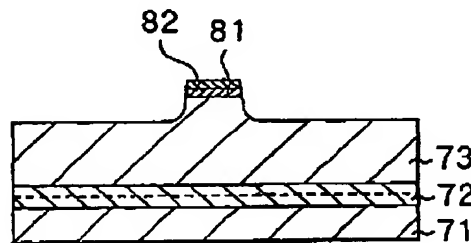


FIG.25D

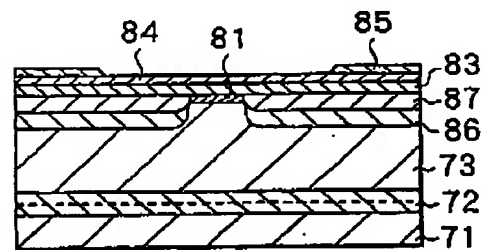
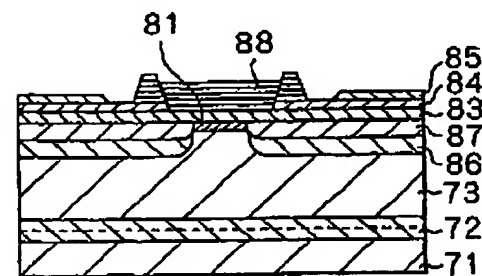


FIG.25E



ZEICHNUNGEN SEITE 23

Nummer:
Int. Cl. 7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001

FIG.26A

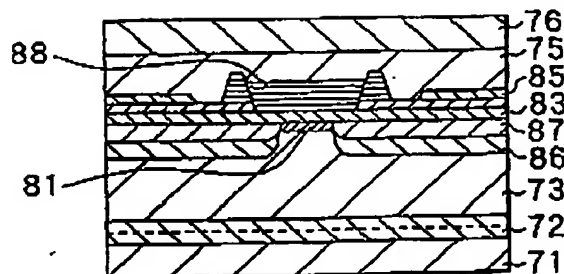


FIG.26B

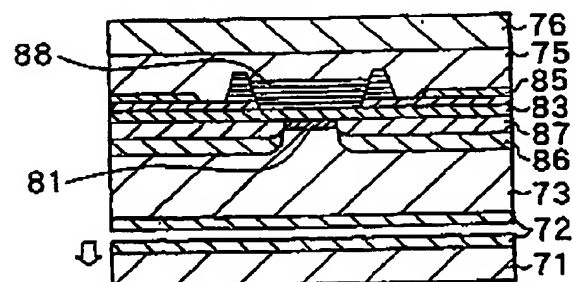


FIG.26C

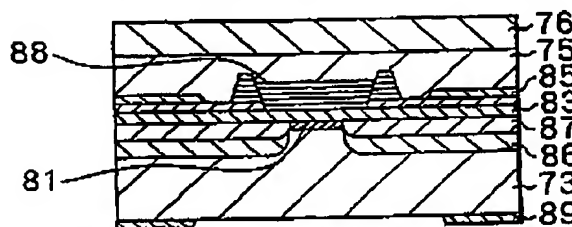


FIG.26D

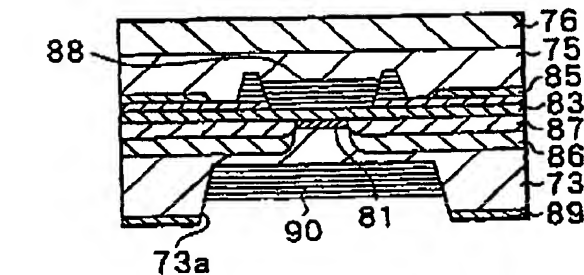
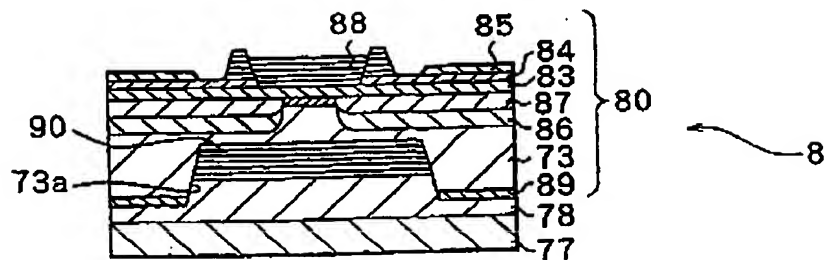


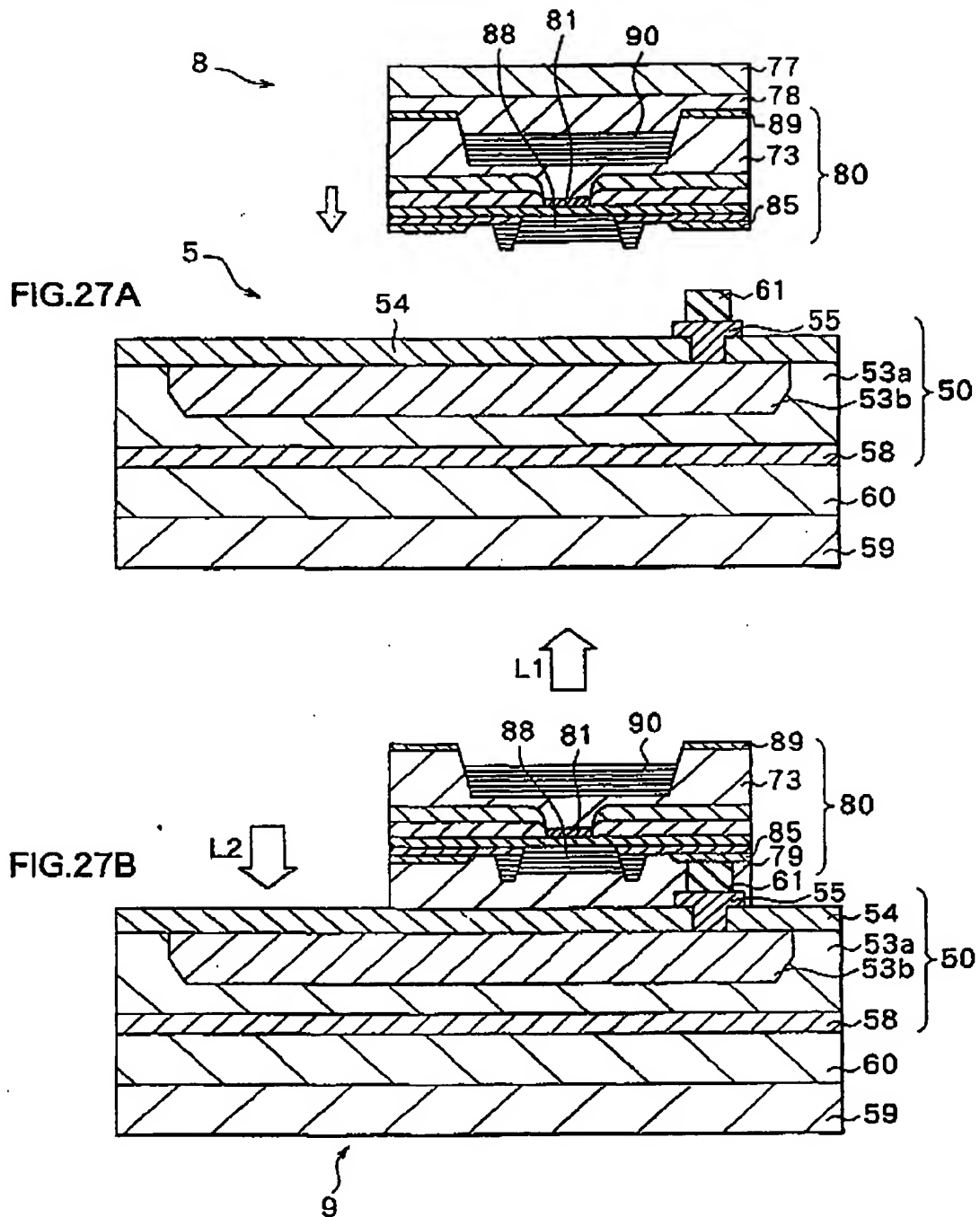
FIG.26E



ZEICHNUNGEN SEITE 24

Nummer:
Int. Cl.7:
Offenlegungstag:

DE 100 47 963 A1
H 01 L 25/04
29. März 2001



102 013/142

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☒ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.